

自主可控测发控系统设计

许 淼, 吴远峰, 孟雅琚, 涂 俊, 陈晓敏

(上海航天精密机械研究所, 上海 201600)

摘要: 为了实现高效测试和柔性适配不同的测试与发控流程, 达到有效保障测发控流程及数据的安全性等目的, 通过对测发控系统应用场景、总体架构和硬件软件设计需求进行了研究, 柔性测发控系统采用基于自主可控器件和操作系统, 创新性地实现了软硬件协同的自主可控硬件基础资源架构, 包括前端设备、数据传输设备和数据处理设备的测试信息物理系统硬件基础资源模型, 充分利用自主可控架构下的国产和开源的主流中间件、数据库和大数据服务实现对测试业务及测试数据的统管、交互和分析, 支持测发控数据高效采集、统一存储、集中处理、数据关联分析等功能的开发与应用。

关键词: 自主可控; 柔性适配; RPC 软件; 远程; 自动判读; 自动测试

Design of Autonomous and Controllable Testing and Launch Control Systems

XU Miao, WU Yuanfeng, MENG Yajun, TU Jun, CHEN Xiaomin

(Shanghai Spaceflight Precision Machinery Institute, Shanghai 201600, China)

Abstract: To achieve efficient testing, flexible adaptation to different testing and launch control procedures, and to effectively protect the security of testing, launch and control processes and data, research is conducted on the application scenarios, overall architecture, as well as hardware and software design requirements of testing, launch and control systems. The flexible testing and launch control system employs an autonomous and controllable device and operating system, and ingeniously accomplishes a software-hardware collaborative, independently controllable hardware infrastructure resource framework, including a resource model for the hardware infrastructure of cyber-physical systems in testing front-end equipment, data transmission and data process devices. It fully utilizes mainstream domestic and open-source middleware, databases, and big data services within the autonomous and controllable architecture to realize the unified management, interaction, and analysis of test operations and data. This supports the development and application of efficient collection, unified storage, centralized processing, and data correlation analysis of testing, launch and control data.

Keywords: autonomous and controllable; flexible adaptation; RPC software; remote; automatic interpretation; automatic test

0 引言

测发控系统是对无人飞行器发射前测试和执行发射控制的地面系统总称, 主要实现无人飞行器分系统测试和无人飞行器发控流程控制, 对飞行器上仪器进行功能测试、发射过程中供配电、激活控制、点火与发射控制、飞行器对地通讯和信息处理^[1]。测发控系统为评定无人飞行器的性能、故障定位和改进设计提供可靠的数据保障^[2-3]。

随着无人飞行器面临高密度发射的迫切需求, 要求测发控系统具备进行多飞行器并行测试和柔性测试的能力。因此, 为了实现高效测试和柔性适配不同型号无人飞行器的测试和发控流程, 测发控系统就要从传统的“烟囱式”构建模式转变为测试信息物理系统。对测发控系统的计算、存储、控制、传输和感知等资源进行细颗粒度的优化配置管理和柔性扩展, 结合测发控系统的运行需求, 自主定义和创建多个型号测发控服务, 每个虚拟化的服务代表着一个型号的测发控任务, 从而提高

收稿日期:2024-11-14; 修回日期:2024-12-16。

作者简介:许 淼(1979-),男,硕士,高级工程师。

引用格式:许 淼,吴远峰,孟雅琚,等. 自主可控测发控系统设计[J]. 计算机测量与控制, 2025, 33(10):80-89.

测试资源的利用率,降低系统的总拥有成本。与此同时实现面向不同测发控任务的应用程序可以持续集成、众创开发、快速迭代和灰度部署;利用测试数据库充分对测发控系统前端设备获取的各类型数据进行离线和在线的高效处理,将处理结果提供给用户进行无人飞行器的性能评估和故障定位。

同时,在推进基于测试信息物理系统的一体化测发控系统设计的进程中,同步关注测发控系统的信息安全问题。过去的 20 年中,依托 Intel 处理器和 Windows 操作系统的架构拥有多种类低成本高附加值的商业化产品,核心处理器件、操作系统和应用软件环境配套齐全,导致我国整个工控和测试技术领域长期被束缚在“微软+英特尔+欧美仪器厂家”的仪器和测试技术生态中,网络化测试信息技术体系的安全性处于不可控状态,存在预置后门、网络侵入与系统操控的安全风险。因此,急需开展依托自主可控器件构建的测发控系统,实现测试系统对病毒、木马以及利用漏洞所进行的攻击行为的主动免疫,有效保障测发控数据的安全性。最终实现站在无人飞行器测发控需求的角度,为用户提供全栈解决方案,给出测试信息物理系统的标准集成模式和原型技术架构的收敛趋势,在积极落实国家自主可控战略的同时,助力测发控系统向更安全可靠的设计模式转变。

1 测发控系统总体架构

测发控系统实现一体化设计和远程测发控设计,达到远程控制、集中管理、数据资源共享的设计目标^[4-5]。设计过程中始终贯彻可靠性、安全性原则,充分做好可靠性工程化设计工作。设计实现标准化通用化平台,具备可扩展和可调配的先进性。在满足设计要求的同时,考虑到后续设备的升级,相应软硬件资源留有一定余量^[6-7]。

测发控系统作为分布式系统,总体架构以当前主流的信息物理系统架构为背景蓝图,借鉴通用测发控接口、组件技术、RPC 等关键技术,针对设备实际测发控需求进行设计,并综合采用各种成熟的测发控技术,为各类型功能接口提供开放式的测发控一体化平台,系统架构如图 1 所示。

测发控系统软件主要包括模块及设备驱动和测发控软件两部分,模块及设备驱动运行在 PXIe 测控组合单元的控制器中。测发控软件运行在测试计算机中负责人机交互以及软硬件平台的接口。在测发控软件的控制下, PXIe 控制器通过 PXIe 总线控制各个功能模块产生相应的测试激励,获取各个功能模块接收的响应结果;通过以太网接口控制供电单元的输出电压、电流和加/断电,读取各路供电的实际输出电压和电

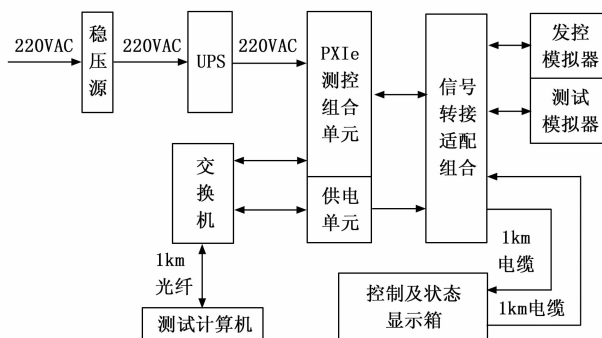


图 1 测发控系统总体架构图

流;通过以太网接口控制程控插排实现远程为执行单元断电控制。

2 测发控系统硬件设计

测发控系统硬件包括 UPS、供电单元、PXIe 测控组合单元、交换机、测试计算机、控制及状态显示箱、发控模拟器和测试模拟器。测试计算机运行测发控软件,通过光纤接口远程控制供电单元和 PXIe 测控组合。此外,发控模拟器和测试模拟器配合地面测发控系统完成发控流程和测试流程的闭环自检。下面对各部分硬件的具体设计选型进行描述。

2.1 交流稳压器硬件设计选型

设计选用 ZDBW-G1-3 kVA 型单相智能无触点补偿式交流稳压器,满足对供电输入稳压和对输出保护。其额定容量 3 kVA,可满足系统供电功率不大于 2 400 W 的需求。稳定时间 ≤ 0.04 s,输入电压 198~242 VAC (单相),输出电压 215~225 VAC (单相),转换效率 $\geq 98\%$,支持多种输入输出保护模式。

2.2 UPS 硬件设计选型

设计选用 C3KR 型 UPS,其具备宽输入频率和电压范围,能够适应电力环境恶劣的地区,可搭配发电机使用,有效保障测发控系统内部供电的稳定、可靠与纯净。UPS 额定输出功率可达 2 400 W,满足后端负载供电需求。切换电池后备电可维持大于 5 min,同时可实现对外部市电中断切换到电池供电时的状态监测。

2.3 PXIe 测控组合单元硬件设计

2.3.1 PXIe 机箱硬件设计

PXIe 机箱设计为 9 槽机箱, PXIe 测控组合单元内部各个功能模块和 PXIe 控制器模块均安装于 PXIe 机箱中。机箱系统槽采用 2 link configuration 方式,分别从系统槽 XP2 与 XP3 连接器引出 4 通道,组成两个 X4link 并行连接两片 Switch,系统槽的最大单向带宽为 4 GB/s, Switch 芯片分别连接剩余 8 个槽位的 XP3 连接器和 PCIe-to-PCI Bridge 芯片, Switch 的每个下游端口都有 500 MB/s 的传输速率。Switch 芯片采用国产

PEX8619,它具有 16 个通道,每条通道理论上最多支持 500 MB/s 传输速率,具有非透明桥功能。背板时钟信号在 PCIe 传输链路中是用来与处理器系统同步的,时钟差分电平采用 LVPECL 因为它由较低的相位抖动。PXIe 机箱分别是符合 PXI-1 规范的 8 位并行触发总线 and 星形触发,还有更高精度、低延时的 PXIe DSTAR 差分星形触发。PXI-5 规范规定 PXI 触发线段上触发负载不应该多于 8 个,所以需要触发缓冲器件来增加触发线段数目,达到增加触发负载数量的效果。机箱采用国产 CXCAS21M15U 芯片对温度进行采集。当机箱内部温度超过阈值时,会先提示温度预警并采取提高风扇转速来达到降温效果,如果温度没有下降,再采取强制关机手段,避免对测试系统造成损失。

2.3.2 PXIe 控制器硬件设计

PXIe 控制器符合 PXI/PXIe 总线标准,选用龙芯 3A3000 型自主可控 CPU,主频可达 2.8 GHz,内存设计配置 8 GB,硬盘存储空间设计配置 512 GB,设置两个以太网接口、4 个 USB2.0 接口和两个 USB3.0 接口,操作系统为国产中标麒麟系统,其整体架构如图 2 所示。

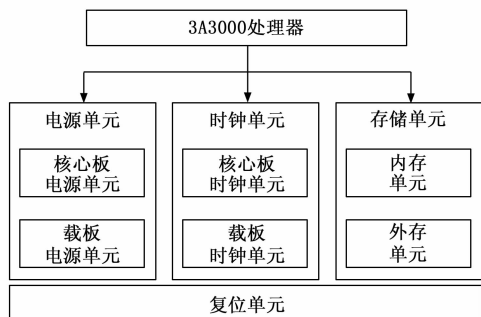


图 2 PXIe 控制器架构图

PXIe 控制器的电源单元完成龙芯 3A3000 供电、龙芯 7A1000 供电、高速收发器供电、DDR 参考供电等电路设计及电源上电顺序配置,电源输入包括由 PXIe 连接器传输的 12 V 主要电源供给、5 V 辅助电源以及 RTC 电源。采用国产 HCE4644MB、HCE4630ML、TPL51200-DF8R-S 等芯片完成电源单元各类型供电转换设计,其原理设计如图 3 所示。

PXIe 控制器的存储单元分为内存和外存两个方面,内存负责临时存储程序运行过程中的数据,而外存则承担长期保存数据的任务,存储单元设计如图 4 所示。PXIe 控制器配备 8 片 SM41K512M16M DDR3 芯片进行内存设计,总容量达到 8 GB。选用 GD25Q16CSIG 存储器用以存储引导系统启动的 PMON 基本输入输出系统程序。选用 SS3000SE 型 SSD 作为主要外存设备,其相较 HDD 具有更快的读写速度和更低的功耗,通过

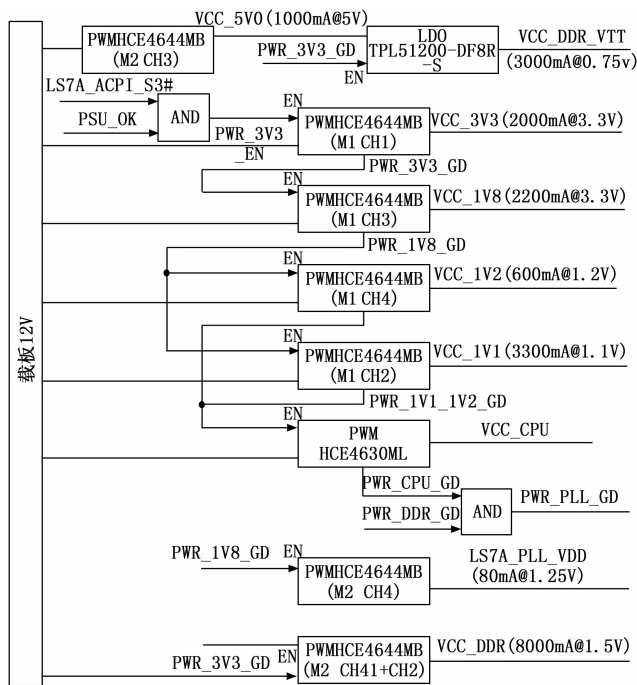


图 3 PXIe 控制器电源单元原理框图

7A1000 桥片上自带 SATA 控制器,实现与 SSD 的稳定高速连接。

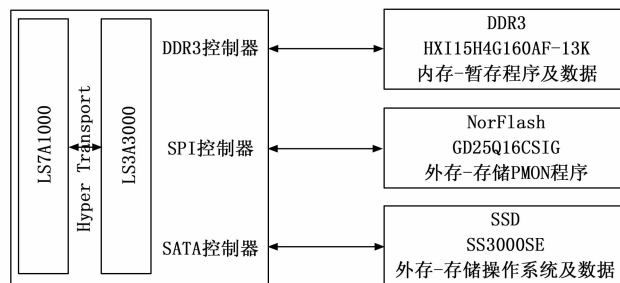


图 4 PXIe 控制器的存储单元原理框图

PXIe 控制器的 7A1000 桥片的 GMAC 控制器一端连接处理器 CPU 核另一端通过 RGMII 接口连接物理层芯片,GMAC 内部存在用来实现配置与访问的一些寄存器,通过 MIIM 管理接口访问 PHY 芯片寄存器,实现 PHY 芯片工作状态及基本信息数据交互。同时 GMAC 也可以向 PHY 芯片的管理寄存器中写数据完成对 PHY 芯片的控制。数据通过 DMA 核数据传输线传递至 PHY 芯片,PHY 芯片完成发送,接收数据时,PHY 芯片数据传递至 DMA,DMA 存至内存,以太网接口电路原理如图 5 所示。

USB 接口借助 7A1000 桥片上集成的 USB 控制器设计,集成 USB3.0/USB2.0 协议。设计选用国产 SGM2588KYN5G/TR 芯片为 USB 接口供电,该芯片提供内部电流限制功能,并具有热关断功能,可保护器件和负载免受过热损坏。

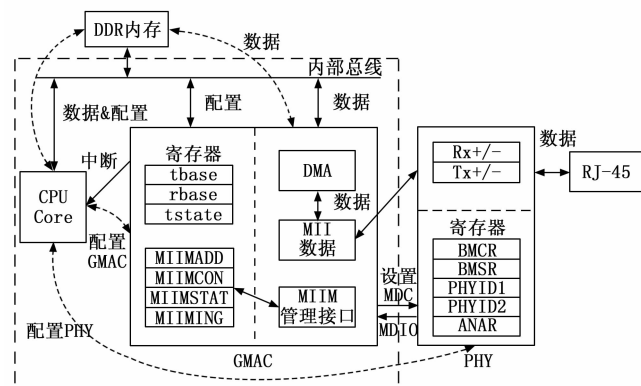


图 5 以太网接口原理框图

2.3.3 模拟量/状态量采集模块硬件设计

模拟量/状态量采集模块可实现 32 路模拟量/状态量采集, 其中 28 路模拟量采集通道和 4 路状态量采集通道。模拟量/状态量采集模块由前端调理电路、A/D 采集电路和 FPGA 单元组成, FPGA 单元通过 PCIe 总线与 PXIe 控制器进行信息交互, 其原理如图 6 所示。

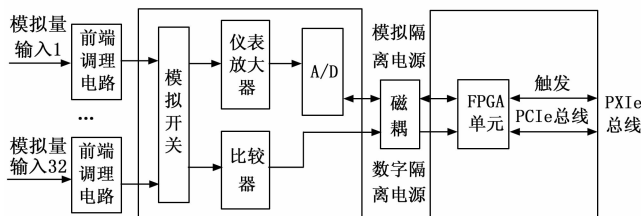


图 6 模拟量/状态量采集模块原理框图

前端调理电路包括 4 路状态量输入调理和 28 路模拟量输入调理, 状态量输入调理电路接口上拉 1 k Ω 电阻到 5 V, 模拟量输入调理电路接口采样电阻分压的方式, 将输入 0~100 V 模拟量分压到 0~5 V 范围, 接口电路如图 6 所示。状态量输入调理电路和模拟量输入调理电路均设计 1 个稳压管, 反向击穿电压为 5.6 V, 实现接口输入过压防护。

A/D 采集电路设计选用 TPW1221 型模拟开关, 实现多选一输入选通控制。模拟开关的使能接隔离数字电源 3.3 V, 接隔离模拟电源 ± 15 V, 使模拟量/状态量采集接口始终处于加电状态。设计选用 CJA1-12D12 型隔离 DC/DC 芯片将输入的 12 V 电源转换为 ± 12 V 隔离模拟电源。

模拟开关输出信号设计 CYG620 进行阻抗调理, 保证 A/D 输入阻抗不小于 $10\text{ M}\Omega$ 。同时再将模拟开关输出信号接入比较器, 比较器设置阈值电压设置为 0.8 V , 模拟量电压大于设置的 16 V 阈值时比较器输出高电平, 模拟量输入电压低于 16 V 时比较器输出为低电平, 比较器输出经过磁耦接入 FPGA 单元。当输

入模拟量为正脉冲时, 脉冲上升沿可用于触发脉冲输入模拟量的脉宽采集, 再延时 1 ms 后启动幅值采集, 脉冲下降沿用于触发结束脉冲模拟量的脉宽及幅值采集。

A/D 转换电路选用 SAD7656 实现单板 32 路模拟量/状态量采集。A/D 转换电路设计中将电源经过二级的滤波电路减少纹波, 并且将模拟地和数字地在 A/D 芯片处单点共地, SAD7656 选择并口模式, 选择电压测量模式-5~5 V, SAD7656 配置为内部 2.5 V 电压基准。

FPGA 单元选用 JFM7K325T-FCBGA900, 配置 100 MHz 外部时钟芯片, 配置 1 GB DDR3 存储单元, 配置 128 Mbit SPI FLASH 用于固化程序。FPGA 单元设计 X4 PCIe Gen2 总线实现于控制器之间的信息交互, I/O 接口实现对 A/D 和模拟开关的控制完成对输入模拟量和状态量的采集。选用 HCE4644MB 型 DC/DC 和 HCE51200DRC 型 LDO 实现 FPGA 单元各类型供电电源和 FPGA 上电复位信号, 上电时序通过各类型供电输出的有效信号控制供电转换使能实现。

2.3.4 供电控制输出模块硬件设计

供电控制输出模块实现 8 路供电控制输出, 控制供电输入正端, 供电输入负端直接引出。供电控制输出模块由供电控制电路、输出采集电路和 FPGA 单元组成, FPGA 单元通过 PCIe 总线与 PXIe 控制器进行信息交互, 供电控制输出模块与模拟量/状态量采集模块的 FPGA 单元采用相同的设计, 供电控制输出模块设计原理如图 7 所示。

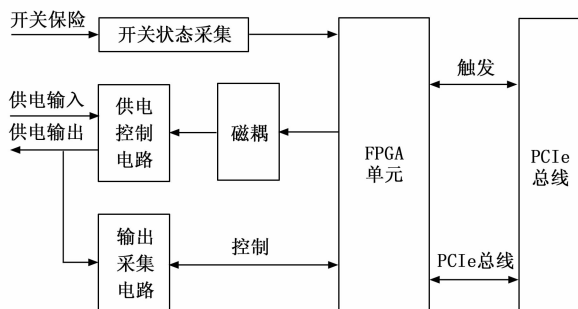


图 7 供电控制输出模块原理框图

开关状态采集电路完成对外部输入的无源开关保险触点通断状态的检测，检测电路如图 8 所示。开关状态采集电路将供电输入正与输入开关保险的一端触点相连，开关保险的另一端触点通过限流电阻接入光耦发光二极管的正极，接供电输入负接光耦发光二极管的负端。选用 GH0631 型光耦进行隔离，在完成对开关通断状态检测的同时实现开关接口与内部电气接口的隔离操作，有效保护电路安全。

开关状态采集电路输出状态检测结果与 FPGA 解

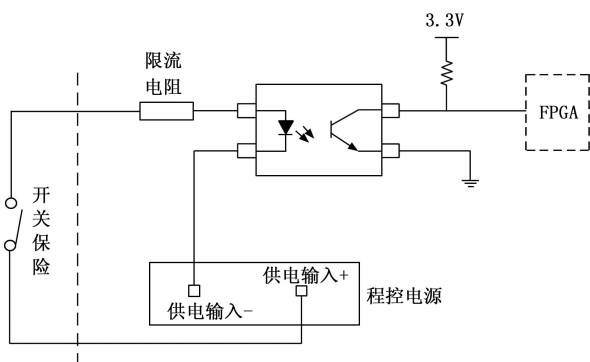


图 8 开关状态采集电路原理框图

析的 PCIe 总线寄存器操作结果进行逻辑或操作后通过磁耦隔离控制供电控制电路控制接通或断开供电输入与供电输出，即当无源开关保险接通和上位机控制供电输出有效时才向供电控制电路开出有效供电控制信号。供电控制信号接入达林顿阵列 FX2003 控制继电器触点通断进而控制 MOS 管的栅源电压实现控制供电输出正端的目的^[8]。

供电控制选用 LYPM9024 (R) U 型 P 沟道 MOS 管，MOS 管耐压可达 100 V，常温状态下持续负载电流可达 30 A，漏源极之间电阻小于 0.2 Ω ，采取两个 MOS 管并联方式确保供电可靠性，增加 MOS 管的环境适应性。完全满足 4 路 100 V/30 A 供电控制切换与供电传输的需求，此外在 MOS 管栅极和源极之间设计一个 RC 电路，通过电容缓慢充电，使供电输出有效时栅极和源极电压差从 4~10 V 的变化过程也随之变缓，PMOS 管即可缓慢开启，从而对后级负载的浪涌电流产生抑制作用，有效保证供电输出的安全性。

HFD5/12 型继电器内部集成双刀双执开关，一组用于控制 MOS 管栅源电压，另一组用于触点通断自检。用于触点通断自检的常闭触点配置 10 k Ω 下拉电阻接地，常开触点配置 10 k Ω 上拉电阻到 3.3 V，通过 FPGA 的 IO 对继电器的公共端进行检测。当继电器自检触点闭合时 FPGA 的自检 I/O 检测为输入高电平，继电器自检触点断开时 FPGA 的自检 I/O 检测为输入低电平。采用磁保持继电器能够很好地满足 MOS 管供电切换控制及切换功率要求，避免供电切换时造成供电通路损坏。

在供电控制输出回路上串接电流传感器实现对外部供电电流的监测，电流测量范围 0~30 A，非线性度优于 $\pm 1\%$ 。同时，对输出供电电压也进行监测，电压采集需要进行电阻分压将 0~100 V 电压转换为 0~5 V 电压范围，通过隔离线性光耦 TE5550CN 进行高精度信号调理后输出到 A/D 采集电路，可实现电压监测精度优于 ± 0.2 V 和电流监测精度优于 ± 0.1 A。供电控制

输出模块与模拟量/状态量采集模块的 A/D 采集电路相同^[9-10]。

2.3.5 开关输出模块硬件设计

开关输出模块实现 32 路继电器无源触点输出，在 PXIe 控制器控制下向控制单元输出继电器通断状态用以指示执行单元各种工作状态，开关输出模块设计原理如图 9 所示，选用达林顿驱动芯片 FX2003 和继电器 HFD5/12 实现继电器触点通断控制。

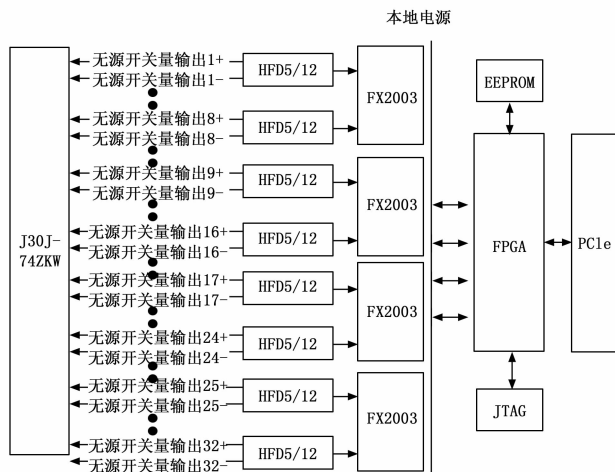


图 9 开关输出模块原理框图

2.3.6 RS422 通讯模块硬件设计

RS422 通讯模块设计 4 路 RS422 接口 UART 通讯，通讯参数可配置，通信接口与内部电气接口隔离，每通道发送缓冲区配置 16 MB，每通道接收缓冲区配置 16 MB，其原理如图 10 所示。

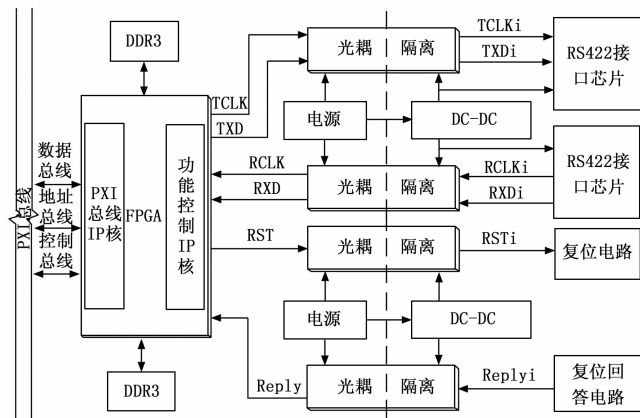


图 10 RS422 通讯模块原理框图

RS422 通讯模块设计选用 SM9054 和 FPGA 的接口方案，来完成 PCI 总线的本地接口译码设计。整个模块在硬件上由 PCI 总线接口、功能控制 IP 核、存储器和数据发送接收通道组成。PCI 总线接口实现 PCI 本地总线的时序转换，使嵌入式控制能够通过 PCI 总线访问模

块的寄存器。功能控制 IP 核主要实现串行收发器的功能, 把 PCI 总线接口发来的数据根据协议转换为串行数据发送到后级电路, 同时把后级电路接收的串行数据转为并行数据。存储器使用两片 256 MB 存储器 DDR3 芯片, 使得每个通道都具有足够的收发缓存, 用于存储 RS422 接口发送数据和 RS422 接口接收数据。PCI 总线接口、功能控制 IP 核以及存储器的存取控制部分在 FPGA 内以可编程逻辑实现, RS422 接口设计原理如图 11 所示。

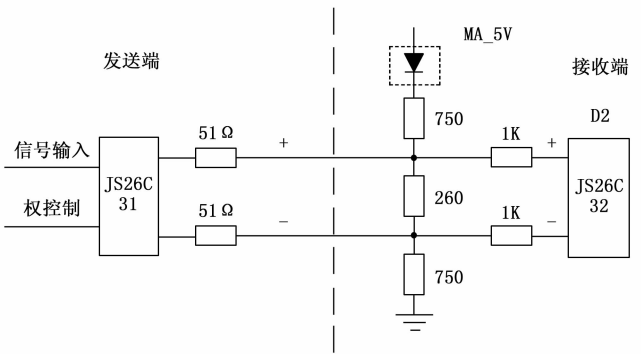


图 11 RS422 接口电路图

RS422 通讯模块的 FPGA 单元以 JYX4S020 型 SOC 作为核心, PS 端集成 Cortex-A9, PL 端集成 Artix-7 可编程逻辑资源, 同时具备了硬件编程和软件编程功能。PS 单核主频可达 766 MHz, 支持 eMMC 接口、DDR3 控制接口和可复用 IO 接口, 片上集成的 RAM 资源可达 4.9 Mbit, FPGA 单元设计如图 12 所示。FPGA 单元配置 256Mbit NOR FLASH、1 GB DDR3 内存和 8 GB eMMC 存储, 支持用户加载相应参数文件进行传输。

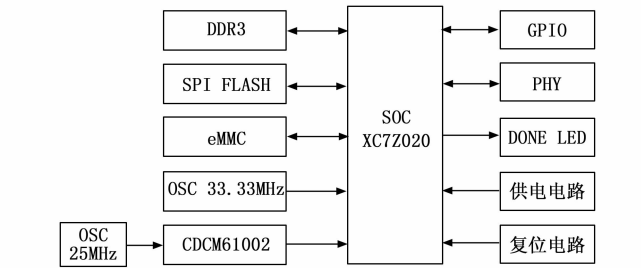


图 12 FPGA 单元电路原理框图

2.3.7 信号转接适配组合硬件设计

根据 PXIe 测控组合单元柔性适配需求选择将 PXIe 机箱安装固定在一个 5U 19 英寸标准机箱的信号转接适配组合中, 前面板用于引出信号测试接线柱和状态指示灯; 夹层面板用于安装连接 PXIe 测控组合单元的接口插座, 接口插座的设计及安装充分考虑电缆连接关系清晰, 采用连接器公头、母头的区别, 连接器针数, 及喷漆标记等措施实现防插错设计, 此外, 夹

层面板安装的电连接器均采用市场上主流厂商生产的常用矩形连接器, 后面板用于安装输入、输出信号的航插, 不同功能的信号接口设计选择不同型号的航插, 避免误插。前面板安装测试接线柱和状态指示灯, 夹层板用于安装连接器, 考虑到信号转接适配组合的扩展性和冗余性, 在夹层面板增加电连接器的安装孔位, 采用插卡式设计, 考虑到信号转接适配组合的扩展性和冗余性, 在该单元中设置多个槽位, 可直接添加相应的继电器网络 PCB 板卡即可实现扩展。后面板用于安装输入、输出连接器。

2.4 供电单元硬件设计选型

供电单元设计选用 2 款国产航裕电源实现提供 5 路供电输出。两款电源型号分别为 HY-S 40-40-LAN-T2 和 HY-PM 100-50-LAN-T2, 两款电源输出能力分别为 0~40 V/0~40 A 和 0~100 V/0~25 A, 两款电源输入均为 UPS 输出的 AC220V。两款电源均具备输出过压、过流、过温、短路和过功率保护。两款电源均可通过以太网接口控制电压可调和控制输出, 并读取输出电压电流值。供电单元设计选用的两款电源在满足测发控系统供电需求的同时具有一定的供电能力裕度, 具备一定扩展能力。

2.5 发控模拟器硬件设计

为实现发控工作流程自检, 提高设备的可测试性水平, 从设备级开展设备的可测试性设计, 因此测发控系统配套发控模拟器, 用于地面发控系统发控功能的自检和校准工作^[11]。发控模拟器按照需求完成标准化模块设计, 采用一主控多从控配合功能模块板卡实现各个测试单元, 发控模拟器设计原理如图 13 所示。

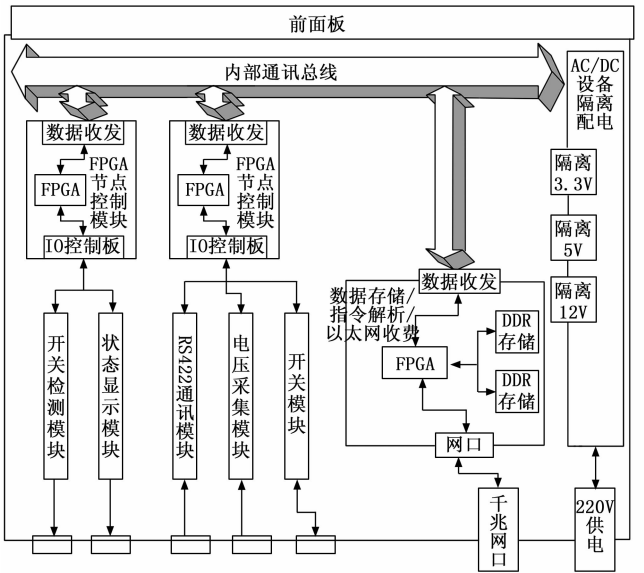


图 13 发控模拟器原理框图

发控模拟器内分布包括主控 FPGA 单元、供电单

元、从控 FPGA 单元、分线载板、RS-422 通讯模块、电压采集模块、开关模块、开关检测模块和状态显示模块，机箱前面板引出 20 个信号测试接线柱。

发控模拟器固件主要有两部分：主控 FPGA 单元和从控 FPGA 单元，主控 FPGA 单元采用与 PXIe 测控组合单元 RS422 通讯模块的 FPGA 单元相同的设计，从控 FPGA 单元采用与 PXIe 测控组合单元模拟量/状态量采集模块的 FPGA 单元相同的设计。千兆以太网口实现与上位机通信，把与上位机缓存数据输入缓存模块。电压采集模块和 RS422 收发模块将数据存入 DDR 缓存模块，排队通过数据缓存模块进行上传。数据缓存模块将接收的上位机数据分成指令和数据，指令通过指令解析模块发送出去。主控 FPGA 单元与 FPGA 节点控制板公司内部协议组帧模块进行通讯。

2.6 测试模拟器硬件设计

为实现测试工作流程自检，提高设备的可测试性水平，从设备级开展设备的可测试性设计，因此地面测发控系统配套测试模拟器，用于地面发控系统测试功能的自检和校准工作。测试模拟器采用与发控模拟器相同的设计方式，测试模拟器设计原理如图 14 所示。机箱内分布包括：主控 FPGA 单元、供电单元、从控 FPGA 单元、分线载板、RS-422 通讯模块、电压采集模块、开关模块、指令输出模块和状态显示模块。测试模拟器的主控 FPGA 单元与从控 FPGA 单元固件架构与发控模拟器采用相同设计，具体功能实现只需进行适应性更改即可，机箱前面板引出 20 个信号测试接线柱。

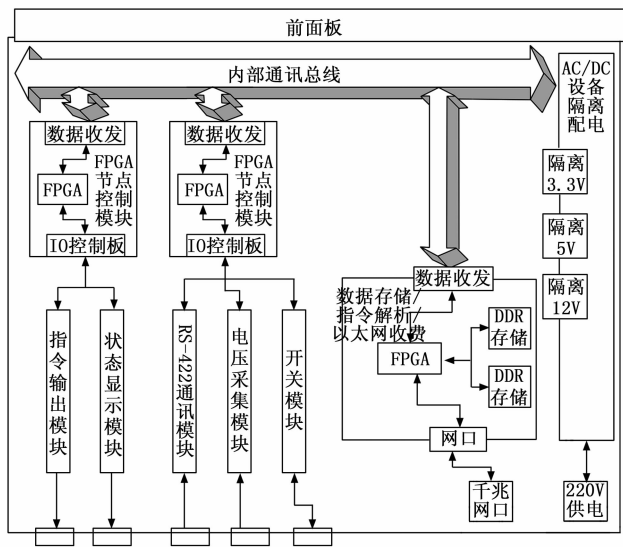


图 14 测试模拟器原理框图

2.7 控制及状态显示箱硬件设计

控制及状态显示箱采用 2U 标准 19 英寸结构，前面板安装 5 个保险开关和 12 个状态指示灯，后面板安

装 220 V 电源插座和对外连接器。考虑到控制及状态显示箱与执行单元之间最长 1 km 的互联电缆线阻，每路状态指示灯前端设计与供电控制输出模块相同的开关状态检测电路，输入供电为设备内部 AC/DC 产生的 24 V 供电，检测到相应开关闭合后控制点亮相应状态指示灯。

3 测发控系统软件设计

测发控系统主要由运行在 PXIe 测控组合单元控制器模块中的 RPC 软件和运行在测试计算机中的测发控软件两部分组成。

3.1 RPC 软件设计

RPC (Remote Procedure Call, 远程过程调用) 作为一种分布式计算技术，实现在分布式环境中的函数透明调用，使客户端可以远程调用服务器上的函数，有效保证地面测发控系统控制单元和执行单元之间的远程信息交互与控制的可靠性^[12-14]。

RPC 软件运行在 PXIe 测控组合单元的控制器中，控制器处理为龙芯 3A3000，安装国产中标麒麟操作系统，RPC 软件设计需确保在国产处理器和操作系统上能够稳定、高效地运行。对于配置和控制数据，采用 JSON 格式进行打包，经由 TCP/IP 协议进行传输。该设计具备良好的可读性和可扩展性，易于数据解析和处理。对于大数据流，直接应用二进制数据进行传输，同时使用 TCP/IP 协议，极大地提高了数据传输速度，确保大数据的高效传输。灵活的基本 RPC 功能函数：框架提取了开卡、关卡、寄存器读取、寄存器写入、大数据量 DMA 读取和大数据量 DMA 写入这 6 个最基本的 RPC 功能函数。用户在实际项目中，可以根据需求灵活地对这些函数进行排列组合，从而生成满足特定功能的函数，大大提高了框架的灵活性和适用性^[15-16]。

RPC 软件主要功能函数如下：

1) 开卡函数：

开卡函数扮演着初始化和配置硬件卡的关键角色。它与硬件卡紧密交互，执行一系列重要操作。

(1) 通过特定的通信协议，函数与硬件卡进行连接和识别，确保卡的正常存在和可用性。

(2) 进行资源分配，包括内存、缓冲区等，为后续的数据处理和传输做好准备。

(3) 工作模式的设置是另一个重要方面，根据应用需求，函数将卡配置为合适的工作模式，以满足特定的功能要求。

(4) 建立可靠的数据传输通道，确保数据能够在卡与系统之间顺畅流动。

2) 关卡函数：

关卡函数的职责是安全地关闭硬件卡并释放相关

资源。

(1) 关闭与硬件卡的数据传输通道, 停止数据的流动, 以防止数据丢失或冲突。

(2) 释放之前分配的内存和缓冲区等资源, 将其归还给系统, 避免资源浪费。

卡的状态也会被设置为空闲, 以便下次使用时能够正确初始化。

(3) 关卡函数还可能执行一些清理和收尾工作, 确保系统的整洁和稳定。

3) 寄存器读取函数:

寄存器读取函数提供了读取硬件寄存器中数据的功能。

(1) 函数需要明确指定要读取的寄存器地址, 确保准确访问目标寄存器。

(2) 发起读取请求后, 函数等待硬件响应, 并接收返回的数据。

(3) 将接收的数据转换为用户指定的格式。

(4) 通过寄存器读取函数, 读取功能模块工作状态, 为后续的决策和操作提供依据。

4) 寄存器写入函数:

寄存器写入函数实现了向硬件寄存器写入数据的功能, 用于控制硬件的行为和设置参数。

(1) 指定写操作寄存器地址和写入数据。

(2) 函数将数据打包并发送给硬件, 触发写入操作。

(3) 写入完成后, 可能需要进行一些确认和校验, 以确保数据的正确性。

(4) 寄存器写入函数使得系统能够对硬件进行灵活的配置和控制, 满足不同的应用场景需求。

5) 大数据量 DMA 读取函数:

当面临大数据量传输时, DMA 读取函数发挥重要作用, 提供高效的数据读取方式。

(1) 配置 DMA 传输的源地址、目的地址和传输长度。

(2) 启动 DMA 传输后, 数据会以高效的方式快速传输到内存中。

(3) 在传输过程中, 对传输数据进行数据校验和错误处理, 以确保数据的完整性。

6) 大数据量 DMA 写入函数:

与 DMA 读取函数类似, DMA 写入函数用于高效地将大数据量写入硬件。

(1) 函数设置 DMA 传输的相关参数, 将数据从内存快速传输到硬件。

(2) 在写入过程中, 可能需要处理数据的分割和合并, 以适应硬件的要求。

(3) 大数据量 DMA 写入函数对于需要频繁进行大量数据写入的应用非常重要, 能够显著提升系统性能。

综上所述, RPC 软件的设计可以很好地满足用户远程控制、跨操作系统平台条件下的高效与可靠应用。

3.2 测发控软件设计

测发控软件主要包括参数配置、数据解析、参数显示、自动判读、数据存储和自动化测试。

3.2.1 参数配置

参数配置是完成对模拟量/状态量采集模块、供电控制模块、开关输出模块、RS422 通讯模块、程控电源、发控模拟器和测试模拟器的参数配置, 如图 15 所示。

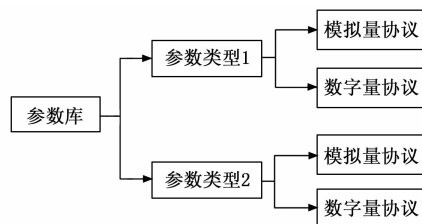


图 15 参数库结构图

参数配置功能包括参数协议配置以文件形式或页面进行管理, 支持用户对参数进行自定义分组。具备多种参数类型配置功能, 首先创建参数名称、参数代号, 配置参数数据, 参数数据(形态繁多)总体可分为外部传输层、内部数据层。测发控软件调度后端在应用服务启动后检索出协议数据缓存到内存中, 有效提高数据解析效率。

3.2.2 数据解析

数据解析是完成数据接收功能对数据包处理后数据物理量具体转换的功能。为了提高解析效率采用线程方式, 数据解析线程通过提取待解析消息队列的数据包, 根据对应协议代号, 从内存中提取具体解析协议, 采用循环解析的形式根据协议中描述的每个参数的起止位置、解析方式、物理量转换方式进行循环处理。解析完每一个参数对其进行内存 HashMap 的方式进行存储刷新, 代号为 Key, 物理量为 Value, 便于后续数据显示与判读使用。对一个完整数据包解析完后进行解析结果批量存储。解析调度在程序启动时, 判断当前需要连接的型号个数, 开启对应数量的解析调度线程, 每路线程在接收到数据时, 取得对应的解析协议进行逐个参数解析。

3.2.3 参数显示

如图 16 所示, 参数显示是完成解析数据的呈现功能, 呈现的方式分为列表、曲线、状态灯等形式, 显示包含通讯参数和采集参数, 通过后台调度程序对内存

HashMap 的定时刷新, 组织成 JSON 格式的数据包 (格式轻便、方便解析) 推送到前端显示界面, 由前端程序对 JSON 格式进行处理通过列表或曲线的形式进行刷新呈现。

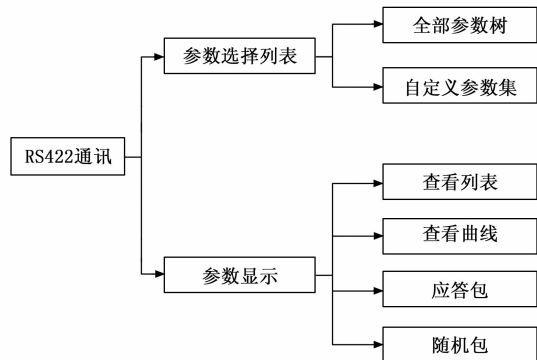


图 16 参数显示终端功能图

1) 分为 RS422 接口通讯参数显示功能区和参数选择列表功能区;

2) 以列表或图形的形式展示解析结果;

3) 用户配置的参数只显示配置信息和管理员推送信息。

3.2.4 自动判读

自动判读功能是实现判据构建、判读过程调度和判读结果呈现^[17]。判据构建是面向所选参数与判读规则进行构建, 判读过程调度是通过定时刷新内存列表进行获取判读任务, 同时呈现界面进行推送, 如果判读错误, 则将错误记入日志便于用户进行异常结果查看与分析。

判据构建功能负责各类参数判读规则的管理, 通过提供用户多种输入形式创建不同类型判据^[18]。判据的表达采用航天器测试中常用的“条件+阈值”方式, 同时以顺序执行的策略进行数据判读。

3.2.5 自动化测试

自动化测试支持用户配置测试序列, 配置的测试序列和序列中各个步骤的执行条件均可用户自定义。通过配置不同的测试序列, 构建不同的测试用例, 对所设置的测试序列进行自动执行, 并对测试过程中产生的各类型数据进行保存、分析、判读与呈现。通过控制测试序列的执行判据, 最终实现无人值守的自动化测试^[19-20]。

自动化测试实现测试序列配置功能、测试流程执行功能和测试报表生成功能。

1) 测试序列配置功能:

测试序列配置功能支持各类型测试指令的配置, 提供多种配置方式, 支持对配置各类型测试指令进行顺序调整、删除和自动保存, 支持对测试指令信息进行查

询。自动化测试流程中的各个测试序列均通过此功能实现配置。

2) 测试流程执行功能:

测试流程执行过程中支持用户进行单步、断点或连续执行操作。测试流程执行过程中在呈现界面输出各类型执行交互信息, 包括测试执行前各类型测试设备状态的确认、插入手动指令信息、测试过程中的上注指令或上注程序信息等操作。

3) 测试报表生成功能:

测试报表生成功能实现按照用户指定的报表模板导出测试数据, 根据报表模板的关键词自动填入相应的测试数据或测试过程信息, 并支持以 word 文件的格式将相关数据曲线导出, 同时支持用户对导出的报表进行下载。

综上所述, 测发控软件集成以往自动化测试系统的成熟技术与经验, 实现各个功能模块的工作参数配置、波形曲线显示、发控流程自检、测试流程自检, 通过运行配置的自动化测试流程, 实现对待测产品的一键自动测试和测试数据比对, 并生成测试报告。

4 实验结果分析

测发控系统连续加电 24 h 系统可以持续稳定工作。测发控系统在执行发控流程时, 各项供电控制和发控指令输出在 1 km 的远程操控中全部正确执行, 未出现供电异常和指令无响应情况。测发控系统在执行测试过程中, 各种采集信号精度满足要求, 各个测试指令全部正确执行。此外, 测发控系统进行了超过 10 GB 的大数据量连续通信测试, 未出现丢帧及误码情况^[21]。

5 结束语

随着无人飞行器后续发展, 测发控流程的快速化、测发控系统的集成化和高度自主可控将成为测发控系统的发展方向^[21]。和当前测发控系统相比, 测发控系统逐渐向分布式和柔性适配发展, 可以大大提示测发控流程的执行效率。同时, 测发控系统的分布式和柔性适配可以将多型号无人飞行器地面发控系统归一化, 通过前端设备或模块级互换和测发控任务的重构实现测发控系统的柔性适配, 减少型号间的属性差异, 进一步实现不同型号无人飞行器地面测发控系统的统型, 在提高设备可靠性的同时进一步降低地面测发控系统的总拥有成本。

本文设计的自主可控测发控系统基于自主可控器件和软件系统实现了分布式、柔性适配和自动化高效执行测发控流程的设计, 在测发控前端无人值守的情况下, 远程实现测试和发控流程, 并具备数据信息远程传输、自动判读和统一管理能力。

参考文献:

[1] 韩 亮, 张宏德, 彭 越. 运载火箭地面一体化测发控系统设 [J]. 计算机测量与控制, 2021, 29 (6): 5-8.

[2] 周 涛. 长征八号运载火箭电气系统一体化设计技术 [J]. 北京深空探测学报, 2021, 8 (1): 17-26.

[3] 李 刚. 长三甲系列运载火箭测试发射控制技术 [J]. 导弹与航天运载技术, 2019 (4): 68-75.

[4] 李 波. 长征四号系列运载火箭测发控系统技术与展望 [J]. 上海航天, 2023, 40 (1): 108-114.

[5] 王子瑜. 运载火箭地面测发控系统架构研究 [J]. 测试技术学报, 2023, 37 (3): 185-193.

[6] 梁宇坤, 王晓君, 毕显婷. 基于一体化、通用化、自动化的测量系统地面测发控设计 [J]. 导弹与航天运载技术, 2022 (2): 80-83.

[7] 赵永库, 陈晓刚. 分布式航电系统架构研究 [J]. 微电子学与计算机, 2022, 39 (7): 86-93.

[8] 张洪光. 航天器供配电测试设备硬件模块化、软件配置化设计思路 [J]. 航天器工程, 2010, 19 (1): 72-76.

[9] 丁栋威, 林 山. 新型弹箭载配电器的研制 [J]. 电讯技术, 2013 (7): 957-960.

[10] 王清利. 新型运载火箭遥测供配电系统设计与实现途径 [J]. 导弹与航天运载技术, 2000 (4): 5-12.

[11] MOMOH J A, XU K L. Multiple objective optimization in a spacecraft power system to maximize serviceability [J]. ISAP, 2005: 268-236.

[12] ADRIAN O, SERBAN O. Virtual LabVIEW TM instrumentation for simulation and optimisation of the robot dynamic behavior [J]. International Journal of Mechanical Engineering and Robotics Research, 2017, 6 (3): 170-177.

[13] 徐 昕, 高 飞, 韩秀丽. 快速机动发射运载火箭测发控系统的设计分析和展望 [J]. 计算机测量与控制, 2020, 28 (10): 120-124.

[14] RIETVELD G, JAN H N. VAN DER BEEK. Automated high-ohmic resistance bridge with voltage and current null detection [J]. IEEE Transactions on Instrumentation and Measurement, 2013, 62 (6): 1760-1765.

[15] 吕向锋, 高洪林, 马 亮, 等. 基于 LabVIEW 串口通信的研究 [J]. 国外电子测量技术, 2009, 28 (12): 27-30.

[16] NAKAJIMA T, BESSHO Y, YAMANAKA H, et al. Automatic testing of embedded software based on state-transition requirement specifications [J]. Electronics and Communications in Japan, 2003, 86 (9): 64-75.

[17] JESSICA A. WISNIEWSKI, JULIAN I. Rood. The TCP conjugation system of Clostridium perfringens [J]. Plasmid, 2017, 91 (1): 28-36.

[18] 祝 伟, 张金刚. 基于 1553B 总线的运载火箭供电测控系统设计 [J]. 计算机测量与控制, 2016, 24 (5): 21-24.

[19] 张佳宁. 新一代运载火箭一体化供电测控系统设计 [J]. 计算机测量与控制, 2017, 25 (9): 39-43.

[20] 王 旭. 低成本高集成一体化测发控系统设研究 [J]. 宇航计测技术, 2023, 43 (6): 76-82.

[21] 陈世强, 黄 辉, 张青松, 等. 中国运载火箭液体动力系统发展方向研究 [J]. 宇航总技术, 2020, 4 (2): 1-12.

[22] 张佳宁. 新一代运载火箭一体化供电测控系统设计 [J]. 计算机测量与控制, 2017, 25 (9): 39-43.

[23] 王 旭. 低成本高集成一体化测发控系统设研究 [J]. 宇航计测技术, 2023, 43 (6): 76-82.

[24] 陈世强, 黄 辉, 张青松, 等. 中国运载火箭液体动力系统发展方向研究 [J]. 宇航总技术, 2020, 4 (2): 1-12.

[25] 张佳宁. 新一代运载火箭一体化供电测控系统设计 [J]. 计算机测量与控制, 2017, 25 (9): 39-43.

[26] 王 旭. 低成本高集成一体化测发控系统设研究 [J]. 宇航计测技术, 2023, 43 (6): 76-82.

[27] 陈世强, 黄 辉, 张青松, 等. 中国运载火箭液体动力系统发展方向研究 [J]. 宇航总技术, 2020, 4 (2): 1-12.

[28] LOEWER M, GüNTHER T, IGEL J, et al. Ultra-broad-band electrical spectroscopy of soils and sediments—a combined permittivity and conductivity model [J]. Geophysical Journal International, 2017, 210 (3): 1360-1373.

[29] HAKIKI F, LIN W T, LIN C P. Broadband complex dielectric permittivity: Combined impedance spectroscopy and time domain reflectometry [J]. Measurement, 2024, 235: 114993.

[30] 刁少波, 业渝光, 张 剑, 等. 时域反射技术在地学研究中的应用 [J]. 岩矿测试, 2005 (3): 205-211.

[31] CASTIGLIONE P, SHOUSE P. The effect of ohmic cable losses on time-domain reflectometry measurements of electrical conductivity [J]. Soil Science Society of America Journal, 2003, 67 (2): 414-424.

[32] 黄明清, 蔡思杰, 刘青灵. 正交试验与响应面法耦合优化采矿充填材料配比 [J]. 实验技术与管理, 2023, 40 (6): 35-41.

[33] JOUGNOT D, GHORBANI A, REVIL A, et al. Spectral induced polarization of partially saturated clay-rocks: a mechanistic approach [J]. Geophysical Journal International, 2010, 180 (1): 210-224.

[34] SCHMUTZ M, REVIL A, VAUDELET P, et al. Influence of oil saturation upon spectral induced polarization of oil-bearing sands [J]. Geophysical Journal International, 2010, 183 (1): 211-224.

[35] REVIL A. Spectral induced polarization of shaly sands: Influence of the electrical double layer [J]. Water Resources Research, 2012, 48 (2): W02517.

[36] NIU Q, PRASAD M, REVIL A, et al. Textural control on the quadrature conductivity of porous media [J]. Geophysics, 2016, 81 (5): E297-E309.

[37] 王 硕, 邢兰昌, 魏 伟, 等. 基于 kHz~MHz 频段电频谱的多孔介质中水合物饱和度评价方法: 数值模拟研究 [J]. 新能源进展, 2024, 12 (6): 671-680.