

# 小型化高精度导航模拟器关键技术优化设计

吉扬蕾<sup>1,2</sup>, 邹国际<sup>1</sup>, 马文聪<sup>1,2</sup>, 万程程<sup>1,2</sup>, 蔡霞<sup>1,2</sup>

(1. 航天恒星科技有限公司, 北京 100095;

2. 航天恒星科技有限公司 天津分公司, 天津 300301)

**摘要:** 近年随着航天器工程的发展, GNSS 导航模拟器外场应用增加, 小型化高精度导航模拟器需求日渐突出; 目前市场主流产品通过射频模块实现中频至 L 波段上变频, 其射频模块体积大且定制性强, 配置灵活性低; 在此背景下提出了上变频优化设计, 以北斗三号 (B1C、B2a) 导航信号为例, 利用高速数模转换器特性, 通过内插滤波、多相数控振荡器 (NCO) 及高速并串转换等关键技术将频谱搬移至特定频率, 实现导航模拟信号生成; 通过对设备性能指标自测试及与 Spirent 导航模拟器定位精度对比, 表明自研模拟器可以给用户终端提供高质量高可靠性的导航模拟信号, 且与传统方案相比结构更优、成本更低, 性能更稳定, 配置更灵活。

**关键词:** 导航模拟器; 数字上变频; 内插滤波; 多相数控振荡器; 高速并串转换

## Optimized Design of Key Technologies for Miniaturized and High Precision Navigation Simulator

JI Yanglei<sup>1,2</sup>, ZOU Guoji<sup>1</sup>, MA Wencong<sup>1,2</sup>, WAN Chengcheng<sup>1,2</sup>, CAI Xia<sup>1,2</sup>

(1. Space Star Technology Co., Ltd., Beijing 100095, China;

2. Aerospace Star Technology Co., Ltd., Tianjin 300301, China)

**Abstract:** In recent years, with the development of spacecraft engineering, and the increasing application of GNSS navigation simulators in the field, and it is urgent to require miniaturized high-precision simulators. At present, mainstream navigation simulators in the market realize signal frequency conversion from intermediate frequency to L-band through RF modules, but these RF modules have the characteristics of large size, strong customization, and low configuration flexibility. In this context, an up-conversion optimization design is proposed. By taking the Beidou-3 (B1C, B2a) navigation signal as an example and utilizing RF A/D converter performance characteristics, the spectrum is shifted to a corresponding specific frequency through key technologies such as interpolation filtering, multi-phase numerical control oscillator (NCO) and high-speed parallel series conversion, so as to generate navigation analog signal. Through the performance testing of equipment indicators and comparison with positioning accuracy of the Spirent navigation simulator, the results show that the self-developed simulator can provide user terminals with high-quality and highly reliable navigation simulation signals, and compared with traditional designs, this design has the features of better structure, lower cost, more stable performance and more flexible configuration.

**Keywords:** navigation simulator; digital up-conversion; interpolation filter; multi phase numerical control oscillator; high speed parallel serial conversion

## 0 引言

全球卫星导航模拟器是一个多系统、多通道、高精度、准实时的精密导航信号模拟设备。系统根据仿真参数实现信号生成, 计算实时快变参数, 以控制设备改变

各通道的导航信号特性, 从而实现导航信号模拟功能。系统采用一体化硬件平台设计, 将信号处理核心环节集中于同一平台, 提高其稳定性和可靠性。

目前市场上很多同类产品多采用中频基带, 经射频模块后生成各导航信号<sup>[1]</sup>。这样增加了信号产生环节,

收稿日期: 2024-01-17; 修回日期: 2024-04-08。

基金项目: 国家自然科学基金(62073044); 国家重点研发计划(2023YFB3906500)。

作者简介: 吉扬蕾(1987-), 女, 硕士, 工程师。

引用格式: 吉扬蕾, 邹国际, 马文聪, 等. 小型化高精度导航模拟器关键技术优化设计[J]. 计算机测量与控制, 2025, 33(5): 247-254.

降低了产品稳定性。近些年随着高速数据转换器技术的进步，其时钟速率越来越高。这些时钟速率较高的数据转换器与 JEDS204B 高速串行接口配合使用，使得 DAC 有效控制 and 输出数据的传输得已实现，形成了一种全新的转换器类型，称为 RF 数据转换器，它们可以直接频率合成或捕捉 RF 信号，无需使用传统上变频或下变频，将数字信号转换为高频模拟信号，便于该信号在无线信道中传输<sup>[2-3]</sup>。本方案利用 FPGA 技术的重构性强、成本低、硬件资源占用少、可靠性强、可扩展性好等特点，特别适合数字信号处理任务。因此本文采用 FPGA 硬件处理平台实现导航模拟器数字上变频模型，采用 Verilog HDL 语言实现各模块设计。

该方案已广泛应用于雷达和专业通信领域，我们完全可以借鉴其技术方案，缩小导航模拟器信号生成板元器件尺寸，简化架构设计，用于产品升级，提高产品稳定性及可靠性<sup>[4]</sup>。

### 1 系统设计

随着航天器工程发展，GNSS 卫星导航模拟器作为接收机的地面有效验证设备，经常应用于外场测试，为方便携带，小型化高精度导航模拟器研制需求应运而生。本文在目前射频模块基础上进行优化设计，采用 RF 数据转换器实现了将基带信号的频谱搬移到各导航频点，该芯片采样率高，且自带内部时钟，设计师需完成 RF 数据转换器前端信号的生成。

数字上变频技术通常处于数字基带信号和数模转换器之间，通过提高采样率将信号搬到适当载波频率，实现各频点导航信号的输出。具体流程如图 1 所示。

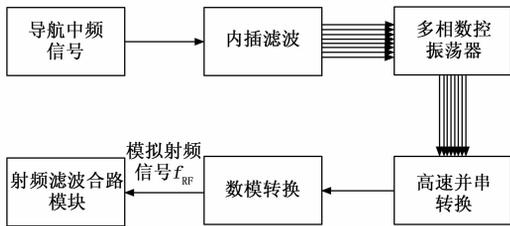


图 1 数字上变频信号生成流程

其中，导航中频模块实现高精度导航中频（45 MHz）信号生成；内插滤波模块对合路后的信号进行 8 倍内插并滤除镜像；多相数控振荡器对滤波后的信号进行 NCO 上变频，将信号搬到指定频率；高速并串转换将多相滤波与上变频之后的信号进行并串转换，使其满足 DAC 需求的数据输入格式；数模转换对输入信号镜像，产生第三奈奎斯特区信号；射频滤波合路模块对多余信号进行滤除，实现高精度高稳定导航信号输出。

### 2 关键技术改进

小型化高精度 GNSS 导航模拟器信号生成板中 FP-

GA 选用 Xilinx 公司 XCKU060-2FFVA1156I 芯片，RF 数模转换器选用 AD9739。板卡上时钟与频率分配示意图如图 2 所示<sup>[5-6]</sup>。

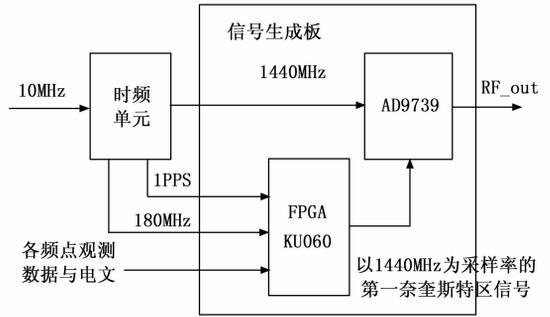


图 2 板卡时钟与频率分配示意图

本方案通过时频单元给 FPGA 提供 180 MHz 和 1 PPS 系统时钟，同时给 AD9739 提供 1 440 MHz 时钟。数学仿真单元产生的各频点观测数据与电文通过 CPCI 接口传输至 FPGA KU060 模块，由 FPGA 计算生成符合空间特性的第一奈奎斯特区导航信号。AD9739 内置 MIX 模式，可通过内部配置将位于第一奈奎斯特区的信号混频至第二和第三奈奎斯特区<sup>[7]</sup>，以实现在低采样率的情况下产生射频信号的目的。

下面以北斗三代 B1C 和 B2a 频点为例，其频谱变化示意图如图 3 所示。

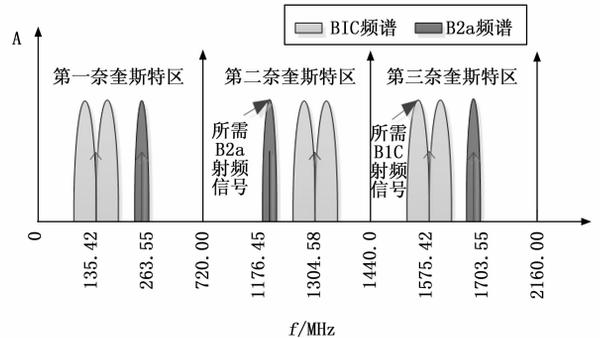


图 3 北斗三代 B1C/B2a 信号频谱搬移示意图

第一奈奎斯特区为 0 Hz 至 720 MHz。FPGA 输出信号只需在此区域之内，可满足奈奎斯特采样定理，DAC 板卡即可实现射频信号输出。故根据图 3 分析知 B1C 频点需输出采样率为 1 440 MHz，频率为 135.42 MHz 第一奈奎斯特区导航信号；B2a 频点需输出采样率为 1 440 MHz，频率为 263.55 MHz 第一奈奎斯特区导航信号。

该技术主要流程包括：导航基带信号生成、内插滤波、多相数控振荡器（NCO）、高速并串转换、数模转换及射频滤波合路六部分。高精度中频导航信号合路后，进行多倍内插和多相滤波设计，将信号采样率提升，根据各频点需要，保留合理的频率分量，滤除无关

频率分量, 与 NCO 相乘, 将频谱搬移到合理的第一奈奎斯特区中心频点, 最后进行并串转换, 以保证输出满足 DAC 输入信号格式的要求。下面对六部分关键技术进行详细描述。

### 2.1 导航中频信号

导航中频模块主要完成 45 MHz 高精度导航中频信号。其主要由数学仿真单元、中频信号生成单元以及时频单元组成。

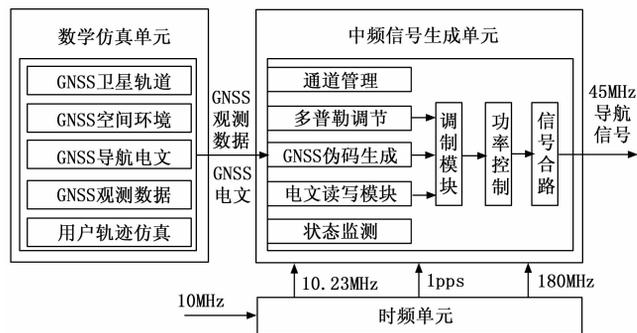


图 4 导航基带信号设计框架图

数学仿真单元实时生成用户轨迹信息(用户载体运动参数), 完成 GNSS 卫星轨道仿真、空间环境仿真, 生成导航电文和观测数据, 将观测数据和导航电文发送给中频信号生成单元, 用于中频信号的生成。

中频信号生成单元由多个中频信号生成模块组成, 每个中频生成模块根据导航电文和观测数据, 完成可见星通道管理、多普勒精度调节、GNSS 伪码生成、载波调制, 功率精度调节, 状态管理等功能, 生成针对一个用户且符合空间信号特性的高精度 45 MHz 导航中频信号。

时频单元包括锁相模块、高稳晶振和功率分配器等, 完成星座时频参考的产生, 给系统提供 180 MHz、10.23 MHz、1 PPS 所需的精准时频信号, 使整个系统实现时钟信号同步。时频分系统对内输出基准时频信号 10 MHz, 然后通过基准时频信号倍频生成准确的导航信号。其次, 提供 1 PPS 信号, 使时频分系统的时钟信号与 FPGA 内部时钟同步, 进而触发事件, 生成射频信号。180 MHz 为 FPGA 提供稳定的工作时钟, 便于 FPGA 设计高精度导航信号。最后, 输出 10 MHz 信号, 作为时频分系统的基准信号, 衡量时频模块信号输出是否准确, 如果不准确, 便可通过 CPCI-S 接口对该信号进行调整, 使信号达到指标要求。总之, 时钟单元影响到系统的时延、时间的触发、信号的准确度, 是产生高精度导航信号的关键元素。

### 2.2 内插滤波

在数字上变频技术中, 为了能够将基带信号的频谱搬移到更高的频率上, 需要经过内插处理, 提高数据的

采样率。内插可以将低采样率变换为高采样率。根据内插过程的不同, 内插法分为线性内插法、插零法、零阶保持法和 FFT 扩展法, 其中插零法是目前数字通信系统中最常见的内插法<sup>[8]</sup>。

本方案中 FPGA 在主频 180 MHz 的时钟下生成导航中频信号, 其信号为调制导航电文、扩频码及调制载波的信号, 载波频率以 45 MHz 为基准中心频率; 因此, 该信号采样率  $f_s = 180 \text{ MHz}$ , 信号中心频率  $f_0 = 45 \text{ MHz}$ , 带宽为导航信号带宽。

假设  $x(n)$  是对模拟信号  $x_a(t)$  采样得到的时域离散信号, 即  $x(n) = x_a(nT)$ 。按照整数因子 8 倍内插, 就是在信号  $x(n)$  的两个相邻采样点区间内插入 7 个零采样值, 从而可以得到一个新的序列  $y(m) = x_a(mT_y)$ , 然而就能够进行滤波。其中  $y(m)$  的采样周期为  $T_y = T_x/8$ , 采样频率为  $F_y = 1/T_y = 8F_x$ 。该内插方案原理如下式所示:

$$h(m) = \begin{cases} x\left(\frac{m}{8}\right) & m = 0, \pm 8, \pm 16, \pm 24, \dots \\ 0 & \text{其他} \end{cases}$$

$h(m)$  的采样频率与  $y(m)$  的采样频率相同。 $h(m)$  的频谱为:

$$h(e^{-j\omega_y}) = x(e^{-j\omega_x})$$

式中,  $\omega_y = 2\pi f T_y = 2\pi f / F_y$ ,  $\omega_x = 2\pi f T_x = 2\pi f / F_x$ 。由于  $F_y = 8F_x$ , 所以  $\omega_y = \omega_x / 8$ 。由上式可知, 信号频谱经压缩后可以得到内插信号的频谱<sup>[9]</sup>。这些频率可以按照信号频谱是否镜像翻转来分为两类。一类是  $f = n * 180 + 45 \text{ MHz}$  的信号频谱与 45 MHz 的频谱相同; 另一类是  $f = n * 180 + 135 \text{ MHz}$  的信号与 135 MHz 的信号频谱相同。这两类信号的频谱以  $f = n * 180 + 90 \text{ MHz}$  的谱线为轴呈偶对称<sup>[10]</sup>。内插后其频谱如图 5 所示。

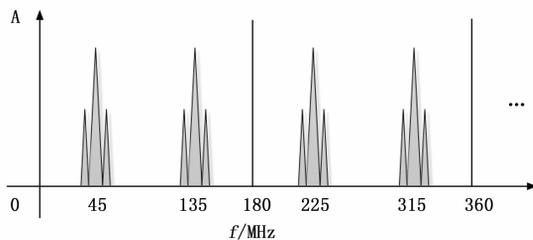


图 5 内插后频谱示意图

由于内插会产生镜像频率, 故需要对内插产生的信号进行 FIR 滤波处理。滤波器的通带中心频率为 45 MHz 或 135 MHz。对于射频频点小于 1 440 MHz 的, 选取 135 MHz; 大于 1 440 MHz 的, 选取 45 MHz。滤波器的阶数为 200, 系数组为  $h(t)$ 。其滤波过程如图 6 所示。

由于本文中系统主频为 180 MHz, 低于滤波器的采样频率 1 440 Msp, 故对内插之后信号需要进行多相滤波处理, 将 200 阶的滤波器分为 8 相, 每一相包含 25

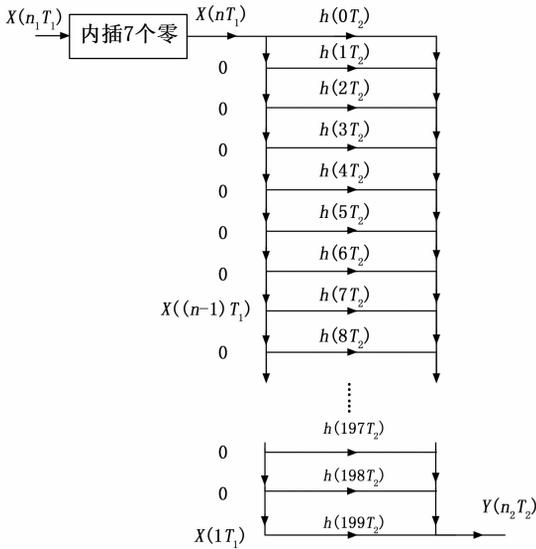


图 6 滤波流程示意图

阶滤波器系数。根据采样率变化理论，可将上述滤波算法优化为如图 7 所示。

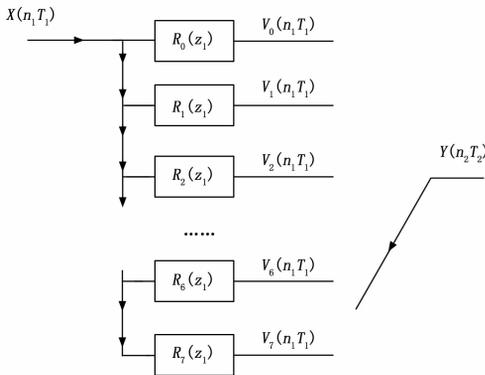


图 7 多相滤波算法结构

在上述结构中，通过将内插操作变为 8:1 的开关选择器，将乘法移至内插之前，以实现在 180 MHz 的时钟下进行乘法的目的<sup>[11]</sup>。

在选取滤波器系数时，需要考虑目标信号的 RF 频率。B1C 频点高于 1 440 MHz 时，应选取中心频点是 45 MHz 的带通滤波器；B2a 频点低于 1 440 MHz 时，应选取中心频点是 135 MHz 的带通滤波器。

经优化后的信号为 8 路并行输出（每路采样率 1 440 Msps），经滤波后中频信号为 45 MHz 或 135 MHz。

### 2.3 多相数控振荡器 (NCO)

多相数控振荡器主要实现内插滤波后的 8 相数据流上变频功能。经过多相滤波后的 8 相基带信号与多相载波信号进行 NCO 正交混频，每路基带信号采样频率与 NCO 的采样频率保持一致<sup>[12]</sup>。

假设滤波后信号  $x(t)$  与旋转复向量相乘如下：

$$y(t) = x(t) e^{j\omega_c t} = x(t) e^{j2\pi f_c t}$$

式中， $f_c$  为载波频率，信号  $y(t)$ 、 $x(t)$  的实部称为信号的同向分量，虚部称为信号的正交分量。数字上变频就是进行数字化，采样周期为  $T$ ，此时信号和载波分量都化作序列形式：

$$y(nT) = x(nT) e^{-j\omega_c nT} = x(nT) e^{-j2\pi f_c nT}$$

上式可以简写为：

$$y(n) = x(n) e^{-j\omega_c n} = x(n) e^{-j2\pi f_c n}$$

从上述理论可以看出，在数字上变频中，基带信号  $x(n)$  为复信号。

从而可以推出：

$$y(n) = x(n) e^{-j\omega_c n} =$$

$$[I(n) \cos(\omega_c n) - Q(n) \sin(\omega_c n)] + j[I(n) \sin(\omega_c n) - Q(n) \cos(\omega_c n)]$$

通常只取其实数部分：

$$y(n) = I(n) \cos(\omega_c n) - Q(n) \sin(\omega_c n)$$

$x(t)$  为输入信号， $y(n)$  即为混频后信号。

对于上边带 B1C 信号，需要对滤出的 45 MHz 中频信号进行上变频操作；对于下边带 B2a 信号，需要对滤出的 135 MHz 中频信号进行上变频操作<sup>[13]</sup>。各频点 NCO 频率根据图 3 频谱搬移示意图分析结果如表 1 所示。

表 1 NCO 混频后频率

载波频率/MHz	带宽	中频频率	NCO 频率	高频频率	多余信号
B1C(1575.42)	32.736	45	90.42	135.42	45.42
B2a(1176.45)	20.46	135	128.55	263.55	6.45

由于 FIR 滤波器在设计时采用了多相结构，故与 NCO 相乘时也需要分相位进行相乘（混频），即将 NCO 单载波分为 8 个相位，分别与原始的数据流相，得到 8 组高频信号。

其中 NCO 频率控制字由信号频点决定，通过 DDS (Direct Digital Frequency Synthesis) 算法产生，在系统时钟的驱动下，相位累加器不断把频率控制字进行线性相位累加，然后经过量化后的值输入相位—幅值转换表 (ROM) 中查找响应正弦/余弦的幅值<sup>[14-15]</sup>。

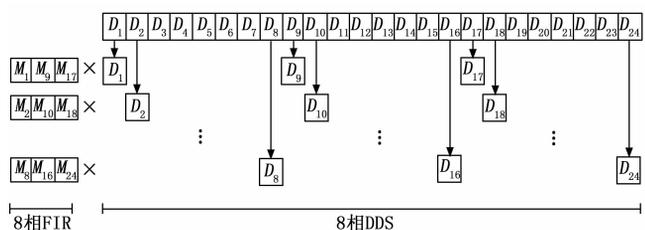


图 8 DDS 实现 NCO 算法结构图

FPGA 中多相数控振荡器 NCO 算法实现如图 7 所示。采用 8 个采样率 180 Msps 的 DDS 对其进行模拟。每个秒脉冲到来时，8 个 DDS 的初始相位相差  $K$ 。这 8

个 DDS 的输出结果分别与上一模块中输入的 8 相数据相乘, 即可得到所需数据流。图中  $D_1$  与  $D_2$  之间相位相差  $K$ ,  $D_2$  与  $D_3$  之间相位相差  $K \cdots$ ;  $D_1$  以  $K$  累加获得  $D_9$ ,  $D_2$  以  $K$  累加获得  $D_{10} \cdots$ 。

经表 1 分析知, 经混频后中频信号变为高频信号和多余信号, 其中高频信号为所需信号。

### 2.4 高速并串转换

高速并串转换模块主要实现 DAC 的双路中频信号输入。数字上变频后的 8 相高频信号 (含多余信号), FPGA 内部将 8 相数据流组合为两路数据; 在 DAC 时钟的驱动下进行数据传输。具体为 Channel0 对应相位  $0+8n, 2+8n, 4+8n, 6+8n$  的 DDS 输出数据流, Channel1 对应相位  $1+8n, 3+8n, 5+8n, 7+8n$  的 DDS 输出数据流。其中  $n$  为非负整数。并串转换操作采用 FPGA 芯片内置的高性能 (HP) IO TILE 实现<sup>[16]</sup>。其内部结构图如图 9 所示。

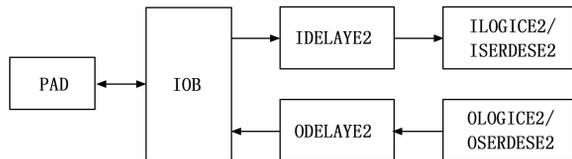


图 9 Kintex7 HP 引脚内部结构图

其中 PAD 为物理引脚、IOB 为输入输出 BUFFER、IDELAYE2 为输入信号延时调整单元、ODELAY 为输出信号延时调整单元、ISERDESE2 为输入信号串并转化单元、OSERDESE2 为输出信号串并转化单元<sup>[17]</sup>。

本设计中, 使用 IO TILE 的输出功能, 即 OSEDESE2-ODELAYE2-IOB-PAD 链路。其中, OSERDESE2 在实现时采用 SAME<sub>E</sub>DGE 模式, 其时序如图 10 所示。CLK<sub>0</sub>IV 时钟为 180 MHz, 为 DAC9739 的 360 MHz DCO 驱动产生的, 同时产生 360 MHz 的 CLK。

### 2.5 数模转换

高速并串转换后输出的两路信号作为 DAC 的输入, DAC 的时钟为 1 440 MHz, DAC (AD9739) 输出的信号会产生输入信号的第一奈奎斯特镜像、第二奈奎斯特镜像和第三奈奎斯特镜像<sup>[18]</sup>。

每个奈奎斯特区都包含多余信号和 8 相信号, 以 BD3 B1C 和 B2a 频点为例, 具体频率如表 2 所示。

表 2 第二、第三区信号频率

载波频率 /MHz	带宽 /MHz	高频信号频率 /MHz	多余信号频率 /MHz	高频信号第二区频率 /MHz	多余信号第二区频率 /MHz	高频信号第三区频率 /MHz	多余信号第三区频率 /MHz
B1C (1 575.42)	32.736	135.42	45.42	1 314.58	1 394.58	1 575.42	1 475.42
B2a (1 176.45)	20.46	263.55	6.45	1 176.45	1 433.55	1 703.55	1 446.45

### 2.6 射频滤波合路模块

射频滤波合路模块主要功能完成高速 DA 板卡输出信号谐波、杂波的滤波以及多路射频信号合路以及程控衰减功能。

射频滤波合路模块工作原理如图 11 所示, 其输入通过数控衰减器的衰减功率进行控制以实现 0~30 dB 的衰减; 2 路射频信号输入 (RFin1、RFin2), 经过各自频点的带通滤波后合路, 数控衰减器和功分器产生两路合路信号, 再分别经两路不同衰减的固定衰减器输出, 产生 RF out test 及 RF out。RF out test 为大功率输出口, RF out 为小功率输出口。

其中 RFin1、RFin2 多余信号靠滤波器滤除, 射频滤

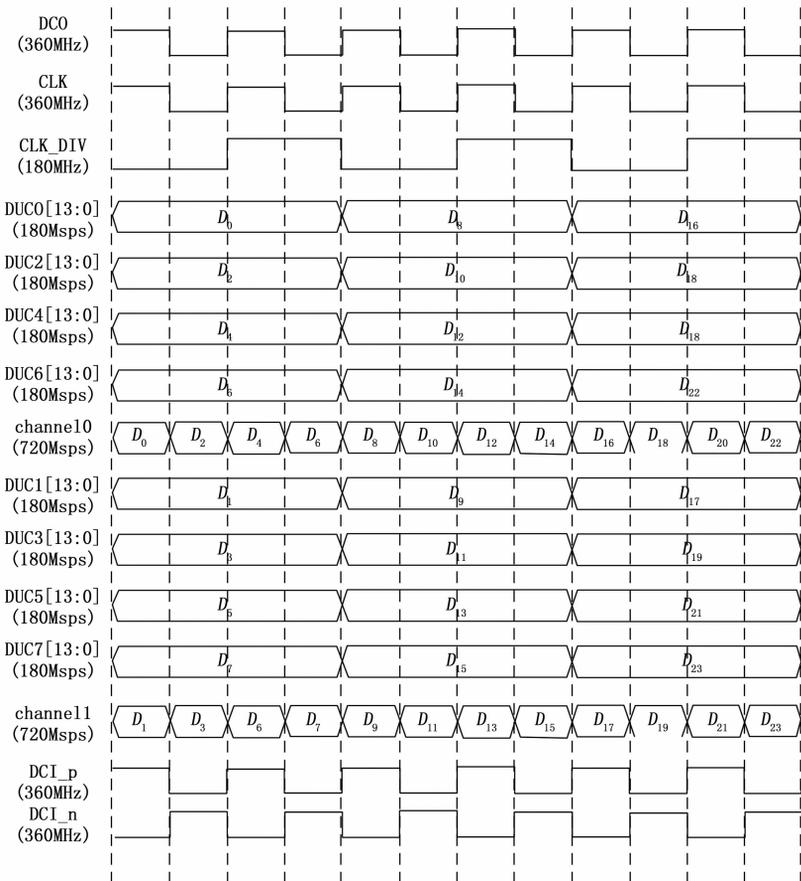


图 10 并串转换流程图

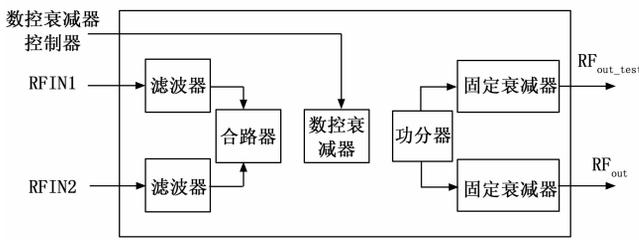


图 11 射频滤波合路模块工作原理

波合路模块内置对应频点的带通滤波器，带宽为导航信号带宽。多余信号与所需高频信号最接近的是 52.5 MHz，大于射频合路滤波模块的带宽，因此可以滤除。滤波后的信号即为对应频点频率上的射频信号。

经表 2 分析，B1C 和 B2a 多余信号均在带宽外，不影响各频点导航信号质量。对于 B1C 射频频点大于 1 440 MHz 的信号选择高频信号第三区频率；对于 B2a 射频频点低于 1 440 MHz 的信号选择高频信号第二区频率。

### 3 测试验证

本设计导航信号仿真是基于 Xilinx 公司 K 系列 FPGA 芯片，用 Verilog 语言编写，进行 RTL 级的描述、综合、仿真后实现。下面通过对自研导航模拟器性能指标自测试以及与 Spirent 导航模拟器定位结果对比进行设计验证。

#### 3.1 性能指标验证

根据《北斗卫星导航系统信号模拟器性能要求及测试方法》(GB/T 39413-2020) 描述的指标要求及测试方法，通过矢量信号分析仪 (Agilent E4440A)、高速采样示波器 (Agilent GSO80484B 4G 带宽、40G 采样率) 以及时间计数间隔器 (Agilent E53132A) 等测试设备对两频点信号质量进行验证，具体包括伪距相位控制精度、伪距变化率精度、通道间一致性、频率准确性、谐波/杂波功率、用户动态范围等关键指标测试，具体测试方法和测试结果如下。

##### 1) 伪距相位控制精度：

伪距相位控制精度是静态情况下的伪距分辨率，主要体现在伪码的控制精度上，国标要求  $\leq 0.05$  m。采用高速示波器，在 B1C/B2a 频点的射频进行时域观测，在静态情况下，产生 1 颗直达星信号，伪距为特定值 (100 m/200 m/300 m)，调制方式为 BPSK，观察各频点巴克码翻转点与 1 PPS 的时延，与设置值进行比较，判断自研信号源伪距相位控制精度是否达标，需进行多次测量求平均值。

##### 2) 伪距变化率精度：

伪距变化率精度国标要求小于 0.01 m/s。自研信号源利用本地模式产生 1 颗直达星的信号，设置调制方

式为单载波，B1C/B2a 频点。通过设置不同速度，利用时间间隔计数器来记录信号的输出频率，设置频率计每 1 s 输出一个频率测量值，10 分钟后将频率数据导出，对频率取均值，把输出频率与预制频率比较查看精度情况。

##### 3) 通道间一致性：

通道间一致性国标要求小于 0.03 m。在静态条件下，采用零值测试的方法进行测试，即得到所有通道静态条件下的绝对零值后，通道间的一致性就可以得到了；将 12 颗卫星置为相同状态，利用采样示波器上在时域观测相对两个通道相对 1 pps 的相位差，二者相减可得到通道间一致性的系统误差。

##### 4) 谐波、杂波功率：

谐波功率国标要求小于  $-40$  dBc，杂波功率国标要求小于  $-35$  dBc。测试方法是将自研信号源射频输出端口与频谱仪端口相连，加载静止场景，播发单频点单通道单载波信号，带频谱仪扫描后记录谐波功率和杂波功率。

##### 5) 频率准确性：

频率准确信国标要求  $\leq 1 \times 10^{-10}$  Hz。测试方法利用频率计测量自研信号源 10 MHz 输出准确性和稳定性，设置频率计每 1 s 输出一个频率测量值，一共记录 500 个数据，把输出频率平均值与预制频率比较即可得到频率准确误差。

##### 6) 速度、加速度、加加速度分辨率：

速度分辨率国标要求  $\leq 0.01$  m/s，加速度分辨率国标要求  $\leq 0.01$  m/s<sup>2</sup>，加加速度分辨率国标要求  $\leq 0.01$  m/s<sup>3</sup>。自研信号源用测试模式输出 1 颗直达星信号，设置调制信号为单载波，系统通过设置不同速度/加速度/加加速度，利用时间计数器记录信号输出频率，10 min 后将数据导出，对频率取均值，与预制频率比较即可。该测试项目要求时间间隔计数器与自研信号源同源，提前加电，稳定 10 min 后再测试。

各项关键指标测试结果如表 3 所示。

通过性能指标验证结果可知，该设计方案相关性能指标优于国标水平，可提供高精度高质量导航仿真信号。

#### 3.2 与 Spirent 导航模拟器对比验证

为了验证该设计方案下导航模拟器整体性能水平，我们对标国际主流 Spirent 公司导航模拟器，通过对同一终端定位精度对比完成自研导航模拟器指标验证。定位精度测试连接图如图 12 所示。

导航模拟器分别选用自研模拟器和思博伦 CSS-9000 模拟器；模拟器主控界面为两台模拟器操作界面，用于设置不同场景；用户终端选用 FA-MGR8000 商用接收机。

表3 性能指标结果分析

序号	性能指标	国标要求	实测结果
1	伪距相位控制精度	$\leq 0.05$ m	B1C: 0.012 m
			B2a: 0.009 m
2	伪距变化率精度	$\leq 0.01$ m/s	B1C: 0.001 m/s
			B2a: 0.001 m/s
3	通道间一致性	$\leq 0.03$ m	B1C: 0.002 m
			B2a: 0.006 m
4	谐波功率	$\leq -40$ dBc	B1C: -58.62 dBc
			B2a: -60.79 dBc
4	杂波功率	$\leq -50$ dBc	B1C: -66.05 dBc
			B2a: -63.85 dBc
5	频率稳定度	$\leq 1 \times 10^{-10}$ Hz	B1C: $2.4 \times 10^{-12}$ Hz
			B2a: $6.9 \times 10^{-13}$ Hz
6	速度分辨率	$\leq 0.01$ m/s	B1C: 0.001 8 m/s
			B2a: 0.001 3 m/s
6	加速度分辨率	$\leq 0.01$ m/s <sup>2</sup>	B1C: 0.004 7 m/s <sup>2</sup>
			B2a: 0.002 6 m/s <sup>2</sup>
6	加加速度分辨率	$\leq 0.01$ m/s <sup>3</sup>	B1C: 0.001 3 m/s <sup>3</sup>
			B2a: 0.001 9 m/s <sup>3</sup>

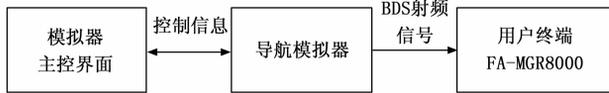


图12 定位精度测试连接图

两台模拟器仿真场景设置: 用户位置均为静态 (经度 116°、纬度 40°、高 0 m), 开始时间 2024-01-01 08:00:00 打开 B1C、B2a 频点, 开始仿真, 存储两台模拟器 ECEF 坐标下位置信息, 分别与用户终端接收到的位置信息作差, 求得标准差结果如图 13 所示。

测试结果进行统计, 结果如表 4 所示。

表4 测试结果对比

序号	分类		Spirent 导航模拟器	自研导航模拟器
1	位置精度 /m	X	0.644 98	0.872 24
		Y	1.050 8	1.004 5
		Z	0.519 35	0.650 41

通过两台模拟器与接收机定位精度对比分析可知, 自研模拟器与 Spirent 模拟器定位精度基本一致。

测试总结如下, 通过对自研模拟器性能指标自测试以及 Spirent 模拟器定位精度对比表明, 通过该方案实现的卫星导航模拟器各项指标优于国标要求, 可对标国际高端 Spirent 导航模拟器, 足以给用户终端提供高质量高可靠性的导航模拟信号。

#### 4 结束语

本文通过北斗三代 B1C、B2a 频点实例设计及验证, 充分证明了利用数字上变频技术实现小型化导航模

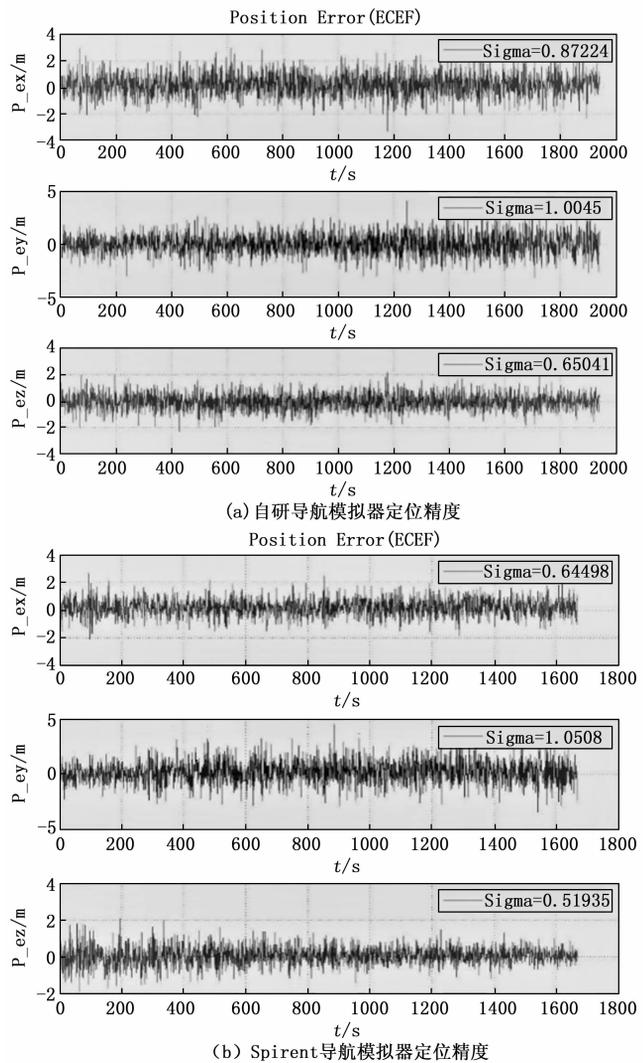


图13 ECEF坐标系下定位精度

拟器的可行性。相较于传统导航模拟器基带加射频模块播放方式, 数字上变频设计可省去大量射频器件, 简化模拟器件复杂度, 释放板卡空间, 减小系统体积, 同时可提高系统集成度和通用性, 实现频带内任意载波频率的生成, 为导航模拟器的升级提出了新的方向, 便于系统后期的升级和拓展。

#### 参考文献:

- [1] 李世光, 杨 军. 卫星导航信号模拟器现状与发展趋势 [J]. 现代电子技术, 2015, 12 (7): 131-134.
- [2] 朱正鹏, 熊 炎, 朱旭峰, 等. 一种 GNSS 中频信号模拟器的设计与硬件实现 [J]. 航天控制, 2020, 38 (4): 74-80.
- [3] FANGXU LU, JIANYE WANG, XUQIANG ZHENG, et al. A 40 Gb/s SerDes Transceiver chip with controller and PHY in a 65nm CMOS Technology [J]. Journal of Harbin Institute of technology, 2019, 26 (3): 50-57.

- [4] 李 隽. 卫星导航信号模拟器体系结构分析 [J]. 测控遥感与导航定位, 2006, 36 (8): 30-32.
- [5] 丁照雨, 黄 明, 张 轩, 等. 高速数模转换芯片 AD9122 在数字中频发射机中的应用 [J]. 工业技术创新, 2018, 5 (3): 156-161.
- [6] 叶海鸿, 苏凯雄, 吴林煌, 等. 用于全数字发射机的数字上变频电路 [J]. 福州大学学报: 自然科学版, 2016, 44 (5): 649-655.
- [7] 刘志强, 冯晓伟. 基于高速 DA 转换的雷达中频信号产生方法 [J]. 火力与指挥中心, 2015, 40 (12): 90-97.
- [8] 谢海霞, 孙志雄. 多级 CIC 滤波器的 FPGA 实现 [J]. 电子设计工程, 2016, 24 (23): 183-185.
- [9] 许彦晖, 年夫顺, 张 超. 基于 FPGA 的 CIC 滤波器优化设计与实现 [J]. 数据采集与处理, 2010 (S1): 175-179.
- [10] SOCRATES D, VAMVAKOS, CLAUDE R. A 2.488-11.2 Gb/s SerDes in 40 nm low leakage COMS with multi-protocol compatibility for FPGA applications [J]. Analog Integrated Circuits and Signal Processing 2014, 78 (2): 259-273.
- [11] 王 璞, 张玉明, 田 野, 等. 基于 FPGA 的多级 CIC 滤波器的设计与实现 [J]. 云南大学学报, 2018, 40 (4): 676-681.
- [12] 王梦楠. 基于 FPGA 的中频数字信号处理 [D]. 大连: 大连海事大学, 2015: 27-40.
- [13] PELET E R, SALT J E. Timing jitter analysis of optimum non-data-aided symbol synchronizer for QAM [J]. IEEE transactions on communications, 2010, 58 (4): 1247-1255.
- [14] 姚富强. 新一代无线电平台数字射频核心技术与工程实践 [J]. 中国科学. 信息科学, 2014, 44 (8): 965-979.
- [15] Alan V Oppenheim, Alan S Willsky, With S Hamid Nawab. 信号与系统 [M]. 刘树堂译. 西安: 西安交通大学出版社, 2005.
- [16] KHOMENKO Y, KRAVCHENKO V F, LAUSH A G, et al. Simulator of GNSS signals for testing of space objects receivers in the Earth conditions [J]. Journal of Measurement Science and Instrumentation, 2018, 9 (3): 249-255.
- [17] 王张萌. 高速 SERDES 接口的关键电路设计 [D]. 安徽: 合肥工业大学, 2015.
- [18] 张锦涛, 邱 昕, 李中秋, 等. 一种基于软件无线电的数字射频发射机方案 [J]. 微电子学与计算机, 2017, 34 (3): 70-73.
- [19] 全国北斗卫星导航标准化技术委员会. 北斗卫星导航系统信号模拟器性能要求及测试方法 GB/T 39413-2020 [S]. 北京: 中国标准出版社, 2020.
- [16] SLABINOHA M, MELNYCHUK S, MANULIAK I, et al. Comparative analysis of embedded databases performance on single board computer systems using Python [C] //2022 IEEE 17th International Conference on Computer Sciences and Information Technologies (CSIT), 2022: 222-225.
- [17] XU T, FENG-YING H. Stored Grain Pests Monitoring System Based on Raspberry Pi [C] //2021 International Symposium on Computer Technology and Information Science (ISCTIS), 2021: 59-62.
- [18] PUJI M N, ASTUTI W. Simulation of data acquisition system using SimulIDE, virtual serial port and python [C] //2023 9th International Conference on Education and Technology (ICET), 2023: 42-47.
- [19] MOORE A D. Python GUI Programming with Tkinter: Develop responsive and powerful GUI applications with Tkinter [M]. Packt Publishing, 2018.
- [20] Implementation C++/QT framework for CAN communication [J]. Transportation Research Procedia, 2023, 74: 946-953.
- [21] DANKA T, HORVATH P. modAL: A modular active learning framework for Python [Z]. ArXiv, 2018.

(上接第 246 页)

- [9] 韩志豪, 刘晓英. 基于 Python 的机器视觉实验教学平台设计 [J]. 计算机测量与控制, 2020, 28 (3): 250-254.
- [10] CHITYALA R, PUDIPEDDI S. Image processing and acquisition using python [M]. (2nd ed.). New York: Chapman and Hall/CRC, 2020.
- [11] HOWSE J, MINICHINO J. Learning OpenCV 4 computer vision with python 3: Get to grips with tools, techniques, and algorithms for computer vision and machine learning [M]. Packt Publishing Ltd, 2020.
- [12] WILLMAN J M. Creating GUIs with Qt Designer [M]. Berkeley, CA: Apress, 2022: 217-258.
- [13] SAABITH A S, FAREEZ M M M, VINOTHRAJ T. Python current trend applications-an overview [J]. International Journal of Advance Engineering and Research Development, 2019, 6 (10).
- [14] 万 勇, 万 莉, 戴永寿. 基于 C# 与 MATLAB 混合编程的管道缺陷类型识别实验系统软件开发 [J]. 实验技术与管理, 2020, 37 (5): 52-57.
- [15] VALLE J M G, GARCÍA J C C, CADAVAL E R. Electric vehicle monitoring system by using MATLAB/App Designer [C] //2017 International Young Engineers Forum (YEF-ECE). 2017: 65-68.