

抗混叠滤波器对 ECT 系统性能的影响

马敏, 张曙旻

(中国民航大学 电子信息与自动化学院, 天津 300000)

摘要: 电容层析成像技术作为一种新型无损检测技术, 因其具有无辐射、不会造成损伤、反应速度快等优点, 广泛应用于油气输送、硫化床等工业领域, 其数据采集速度和精度是评价性能的主要指标; 影响电容层析成像系统数据采集速率的一个重要因素就是抗混叠滤波器的时间延迟; 滤波器的截止频率和谐振系数是设计的两个主要参数, 而另一个重要的参数, 即动态响应的瞬时过程也需要考虑; 因此, 讨论了抗混叠滤波器的设计; 通过理论分析、仿真和实验研究了滤波器的阶跃响应, 分别讨论了谐振因子、元件参数和 LPF 阶数对时延的影响, 设计了 ECT 数据采集平台测试了四阶抗混叠滤波器; 实验结果表明: 改进后的滤波器响应时间为 25 μ s, 与仿真结果基本一致; 12 电极电容层析成像系统图像采集速率可提升至 1 000 帧/s, 也取得了较好的成像结果。

关键词: 抗混叠滤波器; 电容层析成像; 时间延迟; 谐振因子; 元件参数; 滤波器阶数。

Influences on ECT System with Anti-aliasing Filter

MA Min, ZHANG Shumin

(School of Electronic Information and Automation, Civil Aviation University of China, Tianjin 300000, China)

Abstract: As a new nondestructive testing technology, electrical capacitance tomography (ECT) is widely used in oil and gas transportation, vulcanization bed and other industrial fields due to the advantages of no radiation, no damage and fast reaction speed. The data acquisition rate and accuracy are taken as the main indexes in ECT system, which are used to evaluate the performance. The time delay of anti-aliasing filter is an important factor affecting the data acquisition rate in the ECT system. The cut-off frequency, resonance coefficient and instantaneous process of dynamic response of the filter are the main parameters in the design, and the design of anti-aliasing filter is discussed. The step response of the filter is studied by the theoretical analysis, simulation and experiment. The effects of resonance factor, element parameters and LPF order on the time delay are discussed respectively. The ECT data acquisition platform is designed to test the fourth order anti-aliasing filter. The experimental results show that the response time of the improved filter is 25 μ s, which is basically consistent with the simulation results, the image acquisition rate in the corresponding 12 ECT system is increased to 1000 FPS, which obtains the fine imaging quality.

Keywords: Anti-aliasing filter; ECT; time delay; resonant factor; component parameter; filter order

0 引言

滤波器是一种从被噪声畸变或污染了的信号中提取有用原始信号的电路, 根据其选频功能可分为低通、高通、带通、带阻及全通滤波器, 在通信、信号处理、仪器仪表和自动控制等领域有着广泛的应用, 其设计任务是根据给定的截止频率、通带增益、品质因数等性能指标选定电路拓扑、滤波特性并确定元器件参数^[1-5]。

电容层析成像 (ECT, electrical capacitance tomography technology) 是一种可视化成像技术, 可用于各种工业过程中的参数测量和过程监测, 包括气力输送、输油管道及硫化床等。与其他过程成像技术 (如 X 光、光学和超声波) 相比, ECT 具有速度快、无辐射、无创、成本低、对恶劣环境适应性好等优点。电容层析成像的基本原理是根据测量传感器内部不同的介电分布测量电极对之间的电容变化, 然后实时重建截面图像, 以反映感兴趣区域的浓度和介电

常数分布。

近年来, ECT 系统在工业过程中已经得到广泛应用, 曼彻斯特大学田文斌等提出了一种新的 ECT 传感器结构, 实现了传感器内径在一定范围内的可调, 从而改变了传感器的电极间隙比, 这种新结构可以使 ECT 传感器适应被测物体直径的变化^[6]。利兹大学李小徐等设计和构建了定制的双平面 ECT 传感器, 用于研究流化床内的流体流动过程^[7]。天津大学杨程义等做了基于 FPGA 的 ECT 数据采集系统, 开发了 C++ 层析成像软件, 实现了高速实时数据采集和通信、可视化过程参数计算, 实测采集速率 745 fps^[8]。俄亥俄州立大学的 Warsito 等开发了一种改进的动态神经网络图像重建算法^[9]。英国诺里奇研究所的研究人员也对 ECT 的成像方法做了描述^[10]。北京航空航天大学曹章等提出了并行的 ECT 测量系统, 可以同时测量激励电极和其他所有测量电极间的电容值, 并用于捕捉火焰的动态过程^[11]。

收稿日期: 2022-05-17; 修回日期: 2022-05-30。

基金项目: 国家自然科学基金项目(61871379)。

作者简介: 马敏(1971-), 女, 博士, 安徽霍邱人, 教授, 硕士生导师, 主要从事过程层析成像方向的研究。

引用格式: 马敏, 张曙旻. 抗混叠滤波器对 ECT 系统性能的影响[J]. 计算机测量与控制, 2022, 30(11): 168-178.

天津大学崔自强等使用具有冗余电极对的差分电容传感器来消除固定的杂散电容, 平均提升 10.8 db 的信噪比^[12]。王化祥等设计了一套基于数字采集方法的 ECT 系统, 使用相敏解调和持零开关策略, 提高了数据采集速度^[13], 北京航空航天大学的徐立军和周海立等设计了一套基于数字开关解调的电容层析成像系统, 不需要参考信号, 也无需乘法, 简化了系统设计^[14], 巴斯大学的 Ye 与 Soleimani 等开发了一套基于平面阵列的 ECT 系统^[15], 北京航空航天大学曹章等结合数字递归解调测量模式, 具有较高的时间分辨率^[16]。

ECT 技术的关键是微小电容检测技术^[17]。曼彻斯特大学杨五强教授研制的 AC 桥电容检测电路, 其分辨率达 0.1 fF, 有效地消除了杂散电容影响^[18]。

在 ECT 测量电路中, 滤波器的时延是 ECT 系统数据采集速率的主要限制之一, 对于某些需要较高成像速度的应用场景, 例如航空航天领域对高速性、灵活性的要求。滤波器的时延是影响数据采集速率的重要因素。因此, 有必要为电容层析成像系统的滤波器的动态响应进行分析, 以便为 ECT 系统设计合适的滤波器, 以减小系统的时延。

1 系统结构

要对电容层析成像进行图像重建, 要通过电容传感器测量边界电压和电容^[19]。传感器通常安装在管道外壁, 不会与内部的流体直接接触, 因此不会对内部的流体造成影响, 而且也能减少对电极面的磨损和腐蚀, 能延长传感器的使用寿命^[20]。

典型的测量电路如图 1 所示。采用 FPGA 的直接数字合成 (DDS, direct digital synthesizer) 信号发生器产生正弦波激励信号, 它的幅度、频率和相位可编程。正弦波激励信号频率为 10 kHz, 通过激励测量切换电路施加到测量电极上。通过电极间电容的电流通过激励测量切换电路程控放大 (PGA, programmable gain amplifier), 将来自相邻电极对的信号和来自所有其他电极对的信号放大不同的倍数。杂散电容对测量电路中的电容测量没有影响。采用低通滤波器进行抗混叠滤波, 并通过 AD 转换, 使用 FPGA 进行相敏解调, 测量数据通过成像算法实现图像重建。

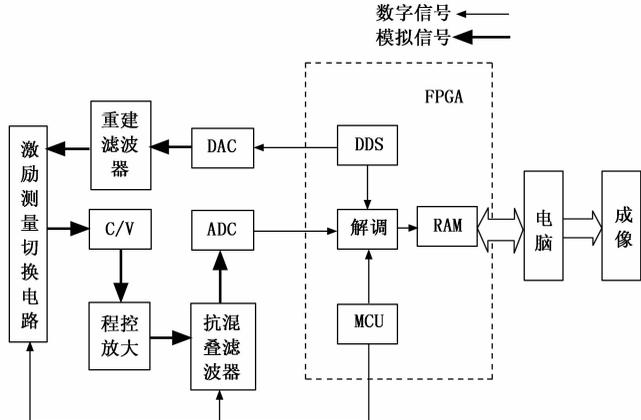


图 1 系统结构图

2 理论分析

当考虑运放的非理想特性 (有限开环增益 a 、有限输入阻抗 r_i 、非零输出阻抗 r_o) 时, 图 2 中的等效电路如图 3 所示。拉普拉斯形式的方程可以写成:

$$\frac{U_i(s) - U_1(s)}{mR} = \frac{U_1(s) - U_+(s)}{R} + \frac{U_1(s) - U_-(s)}{1/snC} \quad (1)$$

$$U_-(s) = U_o(s) \quad (2)$$

$$\frac{U_1(s) - U_+(s)}{R} = \frac{U_+(s)}{1/sC} + \frac{U_+(s) - U_-(s)}{r_i} \quad (3)$$

$$\frac{U_1(s) - U_-(s)}{1/snC} = \frac{U_o(s) - a[U_+(s) - U_-(s)]}{r_o} + \frac{U_-(s) - U_+(s)}{r_i} \quad (4)$$

当 $r_i \rightarrow \infty, r_o \rightarrow 0$ 时

$$H(s) \approx \frac{1}{(1 + \frac{1}{a})mmR^2C^2s^2 + (m + 1 + \frac{mm + m + 1}{a})RCs + (1 + \frac{1}{a})} \quad (5)$$

$$H(j\omega) = \frac{1}{(1 + \frac{1}{a})(1 - mmR^2C^2\omega^2) + j(m + 1 + \frac{mm + m + 1}{a})RC\omega} \quad (6)$$

截止角频率 ω_0 和共振因子分别为:

$$\omega_0 = \frac{1}{\sqrt{mmRC}} \quad (7)$$

$$Q = \frac{\sqrt{mm}}{m + 1} \quad (8)$$

当 $a \rightarrow \infty$ 时, 运算放大器的开环增益可以近似表示为:

$$H(s) \approx \frac{1}{mmR^2C^2s^2 + (m + 1)RCs + 1} \quad (7)$$

$$|H(j\omega)| \approx \frac{1}{\sqrt{(1 - mmR^2C^2\omega^2)^2 + (m + 1)^2R^2C^2}} = \frac{1}{\sqrt{(1 - \frac{\omega^2}{\omega_0^2})^2 + \frac{\omega^2}{\omega_0^2Q^2}}} \quad (8)$$

$$20\log |H(j\omega)| \approx -10\lg[(1 - \frac{\omega^2}{\omega_0^2})^2 + \frac{\omega^2}{\omega_0^2Q^2}] \quad (9)$$

由上式可以看出, LPF 的幅频响应由其截止角频率 ω_0 和谐振因子 Q 决定, 并且受运放非理想特性的影响。当单位阶跃作为输入时,

$$U_i(s) = 1/s \quad (10)$$

输出为:

$$U_o(s) = H(s)U_i(s) = \frac{1}{s[mmR^2C^2s + (m + 1)RCs + 1]} \quad (11)$$

它可以分解为:

$$U_o(s) = \frac{1/mmR^2C^2}{s(s - s_1)(s - s_2)} \quad (12)$$

其中: s_1 和 s_2 是传递函数 $H(s)$ 的两个根。

它可以分解为：

$$U_o(s) = \frac{A}{s} + \frac{B}{s-s_1} + \frac{C}{s-s_2} \quad (13)$$

通过拉普拉斯逆变换，可以在时域内得到输出电压

$u_o(t)$ ：

$$u_o(t) = 1 - u_1(t) + u_2(t), t \geq 0 \quad (14)$$

其中：

$$u_1(t) = \frac{1}{2} \left(\frac{1}{\sqrt{1-4Q^2}} + 1 \right) e^{-\omega_0(1-\sqrt{1-4Q^2})/2Q} \quad (15)$$

$$u_2(t) = \frac{1}{2} \left(\frac{1}{\sqrt{1-4Q^2}} - 1 \right) e^{-\omega_0(1+\sqrt{1-4Q^2})/2Q} \quad (16)$$

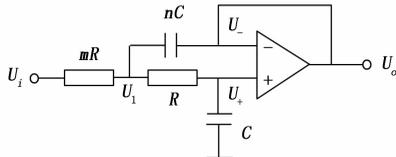


图 2 二阶 LPF

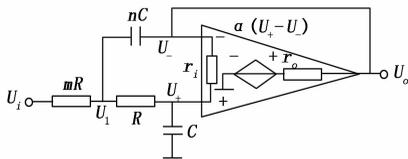


图 3 二阶 LPF 的等效电路

由公式 (15) 和 (16) 可以看出，LPF 的阶跃响应由其截止角频率 ω_0 和谐振因子 Q 决定，由 (15) 计算的滤波器单位阶跃响应在 ω_0 为 100 kHz 和 Q 分别为 0.5、0.6、0.707 和 1.0 时如图 4 所示。显然，在截止角频率相同的情况下，谐振系数对瞬态过程有较大影响。

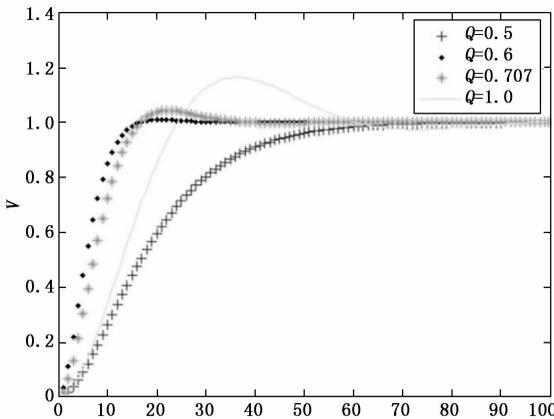


图 4 二阶 LPF 的阶跃响应

3 仿真

采用 MULTISIM 14 软件模拟了谐振因子、滤波器阶数和其它元件参数对 LPF 瞬态过程和时延的影响，优化了滤波器的设计。

3.1 谐振因子的影响

当选择了 LPF 的类型时，其截止角频率 ω_0 将由电阻和

电容决定。理论上，谐振因子 Q 是影响滤波器动态响应的唯一变量。如果使用如图 2 所示的二阶 LPF 在 500 kHz 时提供 54 dB (即 1/500) 的衰减，并且当输入电压是 5 V_{p-p} 的正弦波时，可以确定电容 C 并且参数 m 可以变为 1 以简化电路。因此， Q 将随另一个参数 n 而改变，并且还须改变电阻 R 以调整截止角频率 ω_0 以满足衰减。

对一个瞬态过程进行了模拟，以确定滤波器在以下条件下的阶跃响应：

- 1) 输入信号是单位阶跃信号；
- 2) 运算放大器 ($\mu A741$) 的 GBP 为 2 MHz；
- 3) 转换率为 0.5 V μs^{-1} ；
- 4) 输入电阻为 2 M Ω ；
- 5) 输出电阻为 75 Ω ；
- 6) $m=1$ ；
- 7) $C=100$ pF。

根据误差为 1% 的准则计算时间延迟 t 。结果如表 1 所示，其中 LPF 的谐振系数 Q 从 0.5 变为 1.0。由表 1 可以看出，当谐振因子 Q 接近 0.6 时，二阶 LPF 的时延达到最小。仿真结果表明，当其它参数如 ω_0 、 m 、 C 和运放类型发生变化时，可以得出相同的结论。这也可以在图 4 中看到。

表 1 时延随谐振因数的变化

Q	n	R/k Ω	W ₀ /kHz	t/ μs
1	4	46.4	107.8	88.5
0.9	3.24	49.9	111.3	75.7
0.8	2.56	53.6	116.6	67.4
0.7	1.96	59	121.1	48.4
0.6	1.44	66.5	125.3	38.4
0.5	1	78.7	127.1	28.7

3.2 器件参数的影响

理论上，LPF 的动态响应仅由其截止角频率 ω_0 和谐振系数 Q 决定，然而，在实际应用中，动态响应可能会受到其他参数的影响，例如运放的非理想特性（即有限和频率相关增益，有限输入阻抗和非零输出阻抗）。

使用 4 种不同的运算放大器来构建图 2 所示的二阶滤波器：1) 通用运算放大器 $\mu A741$ ；2) 超低偏置电压运算放大器 OP07；3) 低噪声、精密运算放大器 OP27；4) 高速运算放大器 LM6364；5) 宽电压输入范围运算放大器 AD817。与前面的例子类似，滤波器被设计成在 500 kHz 时提供 54 db 的衰减。表 2 比较了 4 个运算放大器的主要特性。

表 2 5 种不同运放的特性

器件参数	$\mu A741$	OP07	OP27	AD817	LM6364
输入失调电压/mV	1	0.03	0.03	0.5	9
输入失调电流/nA	20	0.4	12	25	1500
输入电阻/M Ω	2	60	4	0.3	0.1
输出电阻/ Ω	75	60	70	8	75
增益带宽积/MHz	2	0.6	8	50	120

表 3 时延随其他参数的变化

uA741				OP07			OP27			AD817		
C/ pf	R/ kΩ	W ₀ / kHz	T/ μs									
10	590	141	32	511	163	27	604	138	32	540	129	32
10 ²	66.5	125	35	52	159	26	59	141	31	56	124	37
10 ³	35.7	23	187	23	35	119	6.2	134	34	7.5	92	49
10 ⁴	34.8	2.4	1 572	24	3.4	1 272	2.2	38	170	4.7	15	283

使用 LM6364 搭建的滤波器产生高频振荡, 其振幅约为 0.7 V, 即使在输入接地时, 频率也为 100 MHz。高频振荡的振幅和频率随电容 C 的变化而变化。因此, LM6364 不能用于构建如图 2 所示的滤波器。其他 4 个滤波器的设计值分别为 Q=0.6 和 m=1。表 3 比较了不同电容 C 下的结果。因为所有这些滤波器都设计为提供 500 kHz, 54 dB 的相同衰减, 所以即使电容保持不变, 也应改变不同运放的电阻。

从表 3 可以看出, 使用 OP07 和 C=100 pf 的情况下, 最短延时为 26 μs。由于 OP07 在这些运算放大器中具有最窄的 GBP 和最慢的转换速率, 因此在高频下呈现最大衰减。因此, 可以将较小的电阻与 OP07 一起使用, 以实现相同的衰减。当使用低 GBP 和低转换率的运算放大器时, 随着电容的增加, 时间延迟将急剧增加。然而, 如果电容减小, 则应使用更大的电阻来满足设计的截止频率。由于运放的输入偏置电流, 运放输入端的大电阻将导致输出偏置电压的显著增加。因此, 电容值不能太小, 在 100 到 1 000 pF 之间比较合适。

3.3 滤波器阶数的影响

当 LPF 的谐振因子 Q 固定时, 其时延由截止角频率 ω₀ 决定。高阶的低通滤波器会产生更大的衰减率。因此, 更高的截止角频率可以实现相同的衰减, 从而拥有更短的时间延迟。模拟了 6 个不同阶数 p 和不同谐振因子 Q 的 LPF, 在 500 kHz 时, 使用运放 OP27 设置参数 m=1, 衰减率为 54 db。由于四阶低通滤波器可以由两个二阶低通滤波器级联而成, 当滤波器的输入电阻较大时, 它可能会产生显著的输出偏置电压。因此, 采用较大的电容来降低电阻。各阶次、时延等参数比较见表 4。

表 4 时延随阶数的变化

p	Q	R/kΩ	C/pf	W ₀ /kHz	t/μs
4	0.7	0.80	1 000	1 033.9	36.4
4	0.6	1.24	1 000	1 000.0	35.9
4	0.5	1	1 000	1 008.1	22.4
2	0.6	44.2	100	161.6	70.7
2	0.5	52.3	100	159.3	49.7
2	0.4	61.9	100	161.6	30.7

从表 4 可以看出, 与二阶低通滤波器相比, 四阶低通滤波器具有较高的截止角频率和较小的延时。与二阶 LPF 不同, 当谐振因子 Q 为 0.5 时, 四阶 LPF 的时延最短, 为 22.4 μs。因此设计如图 5 所示的实验电路。

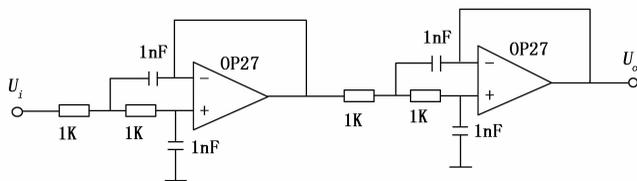


图 5 实验电路

4 硬件平台搭建

4.1 差分式电容传感器及电路

差分电容传感器的测量电极一般是由铜箔构成, 成对的布置在待测场域周围, 其尺寸可以根据待测场域的需要调节, 通常是偶数个。测量电极通常安装在待测场域外部进行无损检测, 所以不会直接与被测物质相接触, 因此不会对内部的物质造成影响。而且电极片只会被空气氧化, 不会被腐蚀, 寿命也比较长。传感器模型如图 6 所示。

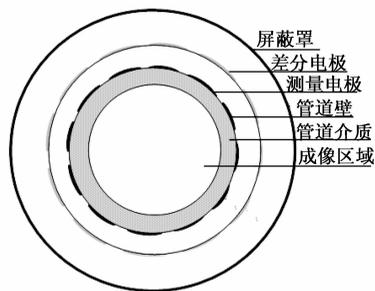


图 6 传感器模型图

通常由屏蔽罩、差分电极、测量电极、管道壁、管道介质及成像区域组成。图 7 所示为带差动电极的传感器示意图。测量电极 Em1 和 Em2 之间的电容 Cm 与差动电极 Ed1 和 Ed2 之间的电容 Cd 不同, 但可以通过调整 Cd 来平衡。在电极 Em1 和 Em2 上分别施加 1 V 和 -1 V 的电压, 流经电极 Em2 和 Ed2 的电流极性相反。将电极 Em2 和 Ed2 连接到 C/V 调理电路中, 电流加到运算放大器的反相输入端, 并转换为电压信号, 其幅度与 (Cm - Cd) 的值成正比。由于 Em2 和 Ed2 都保持在虚地状态, 所以电极 Em2 和 Ed2 之间实际上没有电位差, 没有电流流过 Cw2。同时, 电容器 Cw1 不通过电容器 Cm 和 Cd 产生任何电流。Cp1 和 Cp2 对电路的输出信号没有影响。

$$V_o(t) = -\frac{j\omega R_f(C_m - C_d)}{j\omega C_f R_f + 1} V_i(t) \quad (17)$$

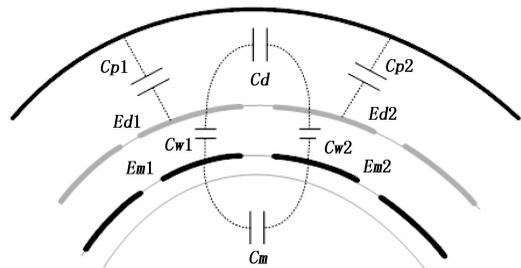


图 7 差分电极

其中： ω 是激励信号的角频率， R_f 和 C_f 是反馈电阻。当 $1/j\omega C_f \gg R_f$ 时，式 (17) 化为：

$$V_o(t) = -j\omega(C_m - C_d)R_f V_i(t) \quad (18)$$

该输出信号经过 C/V 信号调理之后，再经程控放大和抗混叠滤波，并由高速 A/D 采样，转换成数字信号准备下一步的解调处理。

4.2 开关通道选择电路

每个电极被设置为具有 3 种状态，一为激励，一为测量，如果不为这两种状态，则位于高阻态。其中只有一个电极处于激励状态，其他的电极只能在同一时间处于测量状态。电极片各种状态的切换受 CMOS 数字开关控制，但是 CMOS 器件的频繁动作势必会导致电路不断处于瞬态，此时电路不稳定，同时 CMOS 开关还会引入耦合电容，并且耦合电容将会远远大于待测的电容值。因此，设计如图 9 所示的开关电路。当开关 S3、S4 打开，开关 S1、S2 闭合时，激励信号作用于电极片，电极处于激励状态；当开关 S1、S2 打开，开关 S3、S4 闭合时，电极直接接入 C/V 测量电路，进入测量状态。此时，开关引入的耦合电容通过 S3 与地相连，所以耦合电容对测量结果干扰较小。如果既不采用激励状态，也不采用测量状态，则电极必须处于高阻状态。如果 S3 闭合，而 S1、S2、S4 打开，则电极既不与激励信号连接，也不与测量电路连接。此时，电极信号电平无法分辨，电极处于高阻抗状态。

平台采用内部有 4 个开关的 CMOS 开关芯片，这样可以大大减少 PCB 布线的难度，此开关芯片内部有两个常开两个常闭的开关，只需要通过简单的数字逻辑信号 0/1 的转换即可切换开关的运行状态，因为测量平台需要频繁进

行开关操作，并且需要开关通断时耦合电容小，开关速度快，此芯片最大开通电阻仅为 35Ω ，最快开通时间仅为 175 ns ，最大输入电流仅为 $0.5 \mu\text{A}$ ，关断时的耦合电容仅为 9 pF ，支持单电源供电，所以选择 DG413 作为开关芯片。

每一个 C/V 转换电路都单独对应着一个电极板，由图 10 可知，一个电极的测量状态、激励状态、高阻态分别由两个开关信号来控制，控制信号 SW101、SW102 分别与内部开关 S1、S2 相对应。此时，当把控制信号 SW101、SW102 分别设置为 00、11 就可以使电极处于激励、测量状态。由于采用了 12 电极的系统，每一块通道板布置了 4 个 C/V 电路，故需要采用了三块测量板，所以，每一块测量板都需要至少 8 个控制信号，这对 FPGA 的 IO 口数量要求较高，为了节省资源，将测量板测量通道设置为轮流选通，即先选中三块测量板中的一块，然后发送控制信号，控制信号通过锁存器后将会成为同时钟域信号，有利于消除毛刺同时将信号保持，当前测量板完成测量后再选通另外两块测量板，如此循环往复。

4.3 激励信号生成电路

硬件平台使用正弦波交流电压信号作为激励施加到待测电极上，为了能使 A/D 的量程得到充分利用以及适用于不同种类介质的测量，要求正弦波信号的幅值和频率可以调节，正弦波激励信号频率越高，平台采集和响应速度越快，但相应的，数据处理也会越复杂，甚至有用信号完全淹没在噪声中，因此，一般采用 1 K 以上的激励频率。本平台使用 FPGA 编程产生正弦波的数字量，通过 D/A 转化为模拟的、离散的正弦波，再通过重建滤波器产生连续的正弦波激励，此方法产生的正弦波频率、幅值可编程，具有电路简单、成本低、抗杂散能力强等优点。

FPGA 产生的激励信号信号频率的动态浮动较大，要求 D/A 芯片具有较高的无杂散动态范围，激励频率高，要求转换芯片由较高的工作时钟，此 D/A 芯片无杂散动态范围可达 83 dB ，最高工作时钟 125 MHz ，如果激励频率为 100 kHz ，可以输出 $1\ 250$ 个点的正弦波。

正弦波数据通过 12 位 IO 口连接到 D/A 芯片，在时钟上升沿来临时，D/A 芯片的两个输出 IOUTA 和 IOUTB 将

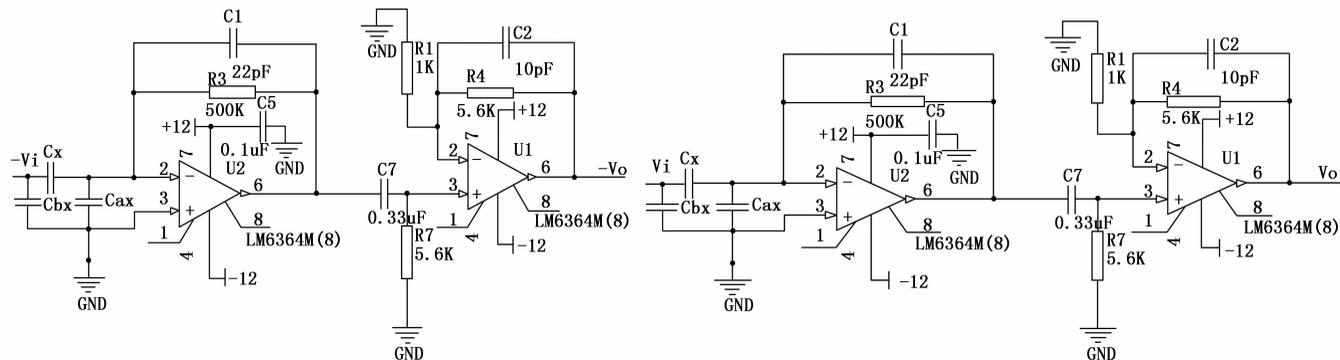


图 8 差分电极 C/V 电路和测量电极 C/V 电路

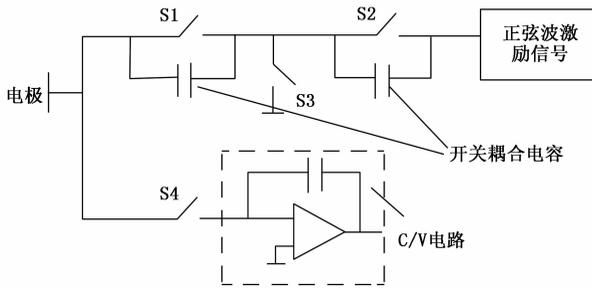


图 9 T 型开关电路

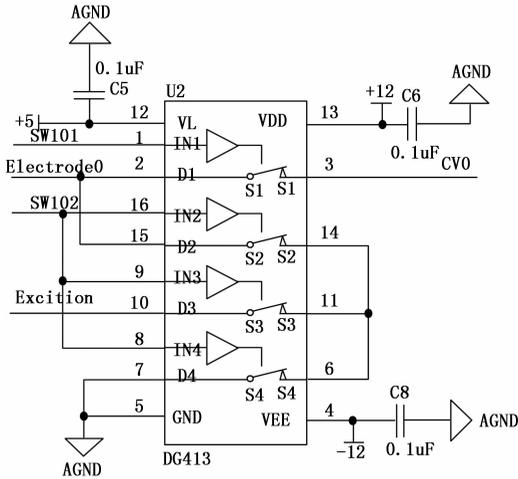


图 10 开关选通电路原理图

会产生幅值相等, 相位相差 180° 的模拟正弦信号。产生的互补电流输出为:

$$I_{OUTA} = (DACCODE/16384) * I_{OUTFS} \quad (19)$$

$$I_{OUTB} = (16383 - DACCODE)/16384 * I_{OUTFS} \quad (20)$$

其中: DACCODE 代表 D/A 转换器编码, $I_{OUTFS} = 32 * I_{REF}$, I_{REF} 由电阻决定。D/A 转换电路如图 11 所示。

4.4 C/V 信号调理电路设计

由于 ECT 图像重建对于数据的精度要求高, 本文中使用了非常经典的交流激励 C/V 信号调理电路, 为了保证采集数据的精度, 采用内部由两路放大器的集成运放, 一路作为信号调理, 一路作为单位增益放大, 可以提高信号的抗干扰能力, 提升信噪比, 同时噪声信号也不会被放大太多导致有用信号完全淹没。电路设计如图 12 所示。

利用回路电流法分析 C/V 电路的输出:

$$\frac{V_i - U_-}{\frac{1}{j\omega C_x}} = \frac{V_o - U_-}{\frac{1}{j\omega C_f} // R_f} \quad (21)$$

$$U_- = U_+ = 0 \quad (22)$$

联立 (21) 和 (22) 式, 可得:

$$V_o = -\frac{j\omega C_x R_f}{j\omega C_f R_f + 1} V_i \quad (23)$$

当反馈电容的模 $|1/(j\omega C_f)|$ 远远小于反馈电阻 R_f 时, $|j\omega C_f R_f| \gg 1$, 电路的输出电压可以

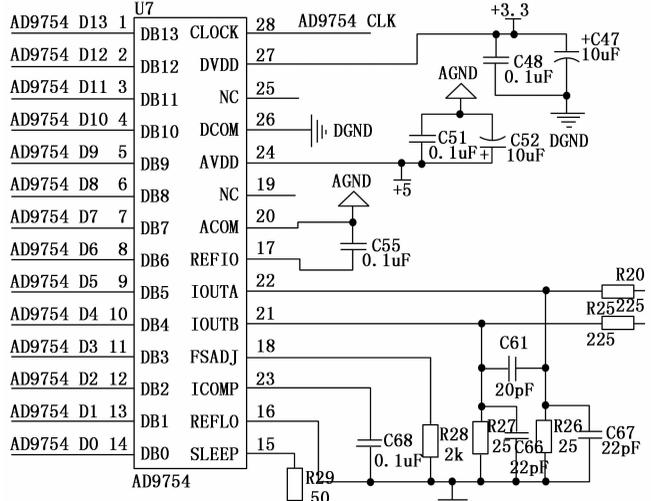


图 11 D/A 电路原理图

表示为:

$$V_o = -\frac{C_x}{C_f} V_i \quad (24)$$

C/V 信号调理电路后连接的是同相比例放大电路, 为单位增益, 所以总的电路输出为:

$$V_{o2} = -2 * \frac{C_x}{C_f} V_i \quad (25)$$

4.5 程控放大电路设计

由于电容传感器测得的电容值动态范围比较大, 能够相差几倍到几百倍, 由于测量得到的结果比较小, 此信号是没办法直接处理的, 所以对信号的可控放大显得尤为重要。但是放大多少也需要仔细的考虑, 因为电路的测量结果中存在大量噪声, 放大的同时这些噪声也会得到同比例的放大。当电路测量值比较大时, 如果此时仍然采用微弱信号的放大倍数, 可能会超出电路的量程范围; 因此, 为了适应电路的量程, 充分识别信号的大小, 要选择可变增益的放大电路。这样也会有利于后续的图像重建。本设计采用 THS7001 是高速可编程放大电路, 适合负载阻抗经常变化的应用场景。

此芯片具有高带宽, 宽电压输入范围, 信号放大能力

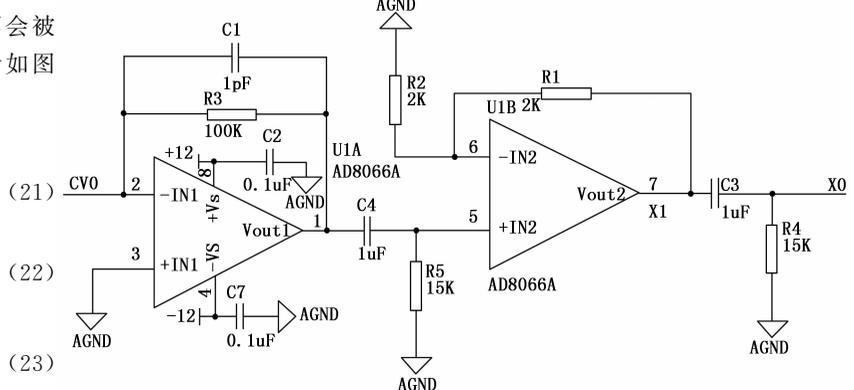


图 12 C/V 转换电路原理图

强, 通过 3 个逻辑控制引脚即可实现 0 到 10 db 的放大, 基本可以满足测量的要求。

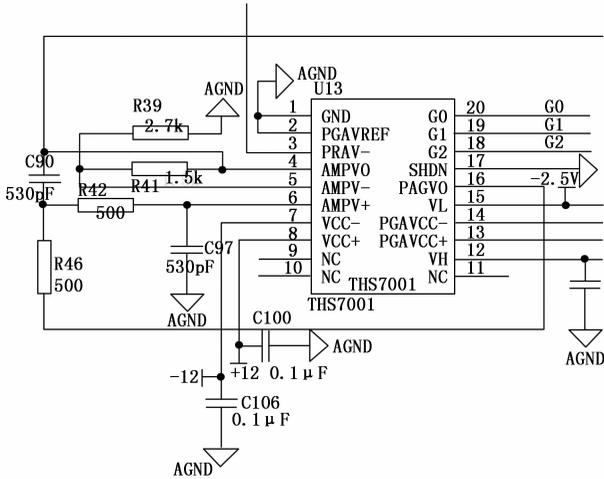


图 13 程控放大原理图

4.6 数字正交解调

数字正交解调是一种基于匹配滤波原理的数字正交解调方法, 是 ECT 系统中应用最广泛的数字解调方法。数字正交解调的功能框图如图 14 所示。首先, 使用模数 (A/D) 转换器对信号进行采样, 将离散信号输入到两个乘累加器 (MAC) 中, 即 MAC1 和 MAC2。同时, 直接数字合成 (DDS) 产生的两个正交参考信号 $\sin(\omega k)$ 和 $\cos(\omega k)$ 也分别输入到两个 MAC 中。然后分别从 MAC1 和 MAC2 输出解调信号的实部和虚部。最后, 利用坐标旋转数字计算机 (CORDIC) 的知识产权核计算幅值和相位信息。

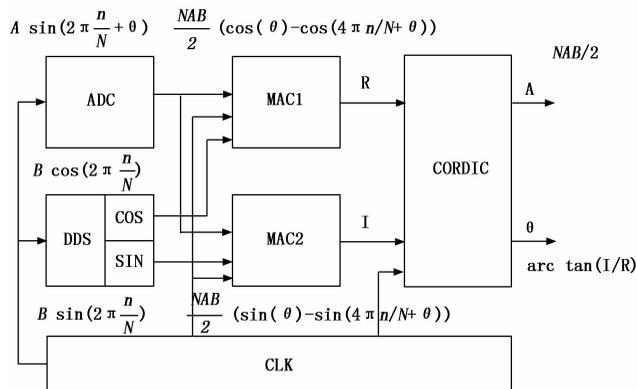


图 14 正交解调 FPGA 实现示意图

数字正交解调的原理可以表示为:

$$\begin{cases} V_i(n) = A\sin(\frac{2\pi n}{N} + \theta) \\ s(n) = \sin(\frac{2\pi n}{N}) \\ c(n) = \cos(\frac{2\pi n}{N}) \end{cases} \quad (26)$$

分别与参考信号做乘累加运算可得:

$$R = \sum_{n=0}^N V_i(n)c(n) = \sum_{n=0}^N \cos(\frac{2\pi n}{N})A\sin(\frac{2\pi n}{N} + \theta) = \frac{1}{2}AN\sin\theta \quad (27)$$

$$I = \sum_{n=0}^N V_i(n)s(n) = \sum_{n=0}^N \sin(\frac{2\pi n}{N})A\sin(\frac{2\pi n}{N} + \theta) = \frac{1}{2}AN\cos\theta \quad (28)$$

$$D = \sqrt{R^2 + I^2} = \frac{1}{2}NA \quad (29)$$

其中: R 和 I 分别为正弦信号解调结果的实部和虚部。

5 实验

5.1 滤波器实时性实验

建立如图 5 所示的四阶 LPF, 它由两个二阶 LPF 级联, 具有相同的截止角频率 1 MHz 和相同的谐振系数 0.5。用直流 5 V 阶跃电压输入对电路进行测试, 并用数字示波器记录阶跃响应, 结果表明, 系统的时延为 24 μ s, 与仿真结果基本一致。当施加 530 kHz 和 5 V_{p-p} 的正弦波时, 输出电压为 13 mV_{p-p}, 衰减 51.7 dB。

对于实际的 N 电极电容层析成像系统, 数据采集时间 t 可以估计为:

$$t = \sum_{m=1}^N [t_{\text{set}} + (N - m)(t_{\text{MUX}} + t_{\text{conv}})] = (N - 1)t_{\text{set}} + \frac{N(N - 1)}{2}(t_{\text{MUX}} + t_{\text{conv}}) \quad (17)$$

其中: m 是测量数, t_{set} 是电容传感器的设置时间, 包括滤波器的响应时间, t_{mux} 是多路选择器、DAC、PGA 等的设置时间, t_{conv} 是 ADC 的转换时间。

先前设计的二阶低通滤波器基于 uA741, 截止角频率为 103 kHz, 谐振系数为 0.6, 延时为 78 μ s, 优化的四阶低通滤波器基于 OP27, 截止角频率为 1 000.7 kHz, 谐振系数为 0.5, 延时为 24 s, $t_{\text{MUX}} = 2 \mu$ s, $t_{\text{conv}} = 1 \mu$ s, 因此, 采用两种不同 LPF 的十六电极 ECT 系统的数据采集时间分别为 1.53 ms 和 0.72 ms。数据传输时间估计为 0.28 ms。因此, 总数据采集时间分别为 1.81 ms 和 1 ms, 十二电极系统的数据采集速率从 552 帧/s 提升到 1 000 帧/s。对两种测量电路的噪声进行了统计分析, 改进前, 噪声的均方根值为 0.023%, 信噪比为 72.8 dB, 改进后, 噪声均方根值为 0.021%, 信噪比 73.6 dB。

在 ECT 测量平台中, 有一个影响采集实时性的关键问题, 就是电路开关在不断的切换过程中引起的瞬态过程, 例如滤波器响应时间如图 15 所示。此问题在 ECT 平台中广泛存在。因此在设计和测试平台时, 不能忽视电路瞬态带来的影响。ECT 数据采集平台工作中, 模拟滤波器耗费时间较多。可以通过降低系统精度来从而在一定程度上提高系统的实时性, 但这并不可取, 势必会加剧图像重建逆问题的病态性, 导致重建图像质量的下降。因此, 通过改进程序, 不在检测信号的过零位置, 而是在信号变化之后, 大约一个时钟周期, 开始开关切换操作, 此时令激励信号

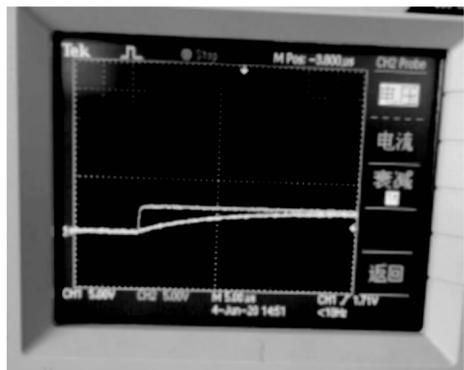


图 15 阶跃响应的实验结果

为零, 这段时间就称之为“持零”时间。此时 FPGA 产生的是间歇式的正弦波, 此时的测量信号还在变化当中, 并不是我们想要的平稳状态下的测量值, 利用这段时间进行电路切换避开打开开关造成的电路瞬态, 而且无需等待, 提高了测量平台的工作效率。

时序控制如图 16 所示, 首先 FPGA 产生了两个连续的同步 SyncOut 脉冲。第一个脉冲用于计数器和寄存器的复位。第二个脉冲产生时间触发信号 Time Trigger, 开始设置寄存器。WGO n 信号表明 DDS 已经准备好需要的波形, SourceData 的信号为 11.25 kHz 时的正弦波。从正弦波第二周期开始, 波形的每个周期都产生 Phase0 信号。第一个 Phase0 信号产生 ProjectionStart 信号, 提示正确设置所有模拟开关。实际的数据采集被 Phase0 信号延迟, 以提供足够的时间来稳定。用单频完成第一次采集, 用混合频率波形开始第二次采集。ADC 在获取 timeflag 信号期间获取电压数据, 数据采集完成后, 产生 ResultOn 信号, 启动相敏解调。ResultOk 代表相敏解调完成。NewResultOn 和 NewResultOK 代表流水线操作。FIFOLength 代表在 FIFO 中存储的解调数据的大小。

时序控制如图 16 所示, 首先 FPGA 产生了两个连续的同步 SyncOut 脉冲。第一个脉冲用于计数器和寄存器的复位。第二个脉冲产生时间触发信号 Time Trigger, 开始设置寄存器。WGO n 信号表明 DDS 已经准备好需要的波形, SourceData 的信号为 11.25 kHz 时的正弦波。从正弦波第二周期开始, 波形的每个周期都产生 Phase0 信号。第一个 Phase0 信号产生 ProjectionStart 信号, 提示正确设置所有模拟开关。实际的数据采集被 Phase0 信号延迟, 以提供足够的时间来稳定。用单频完成第一次采集, 用混合频率波形开始第二次采集。ADC 在获取 timeflag 信号期间获取电压数据, 数据采集完成后, 产生 ResultOn 信号, 启动相敏解调。ResultOk 代表相敏解调完成。NewResultOn 和 NewResultOK 代表流水线操作。FIFOLength 代表在 FIFO 中存储的解调数据的大小。

5.2 信号源实验

ECT 测量需要外加激励信号, 一般采用正弦波信号作为激励信号源。FPGA 内部资源即可实现差分激励波形, MODELSIM 时序仿真和示波器采集到的激励波形如图 17 所示。两个激励信号相位相差 180 度、幅值时刻相等。需要注意的是, FPGA 的控制字更新速度需要慢于外设的数模转换速度, 如果 FPGA 转换速度过快, 器件响应跟不上, 就会造成波形失真、断点和不平滑。通过调节参考电压, 可以使得输出激励信号的幅值在 1 V 至 20 V 之间可调, 可以灵活控制激励电压的强度, 从而在一定程度上充分利用模数转换器

的模拟输入量程, 以使得平台达到最佳工作状态。

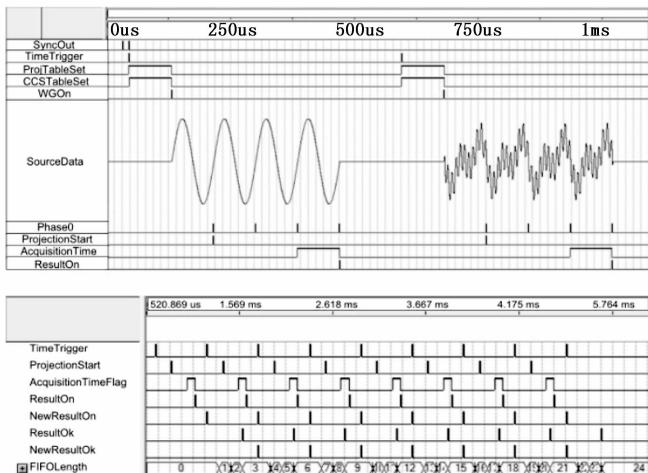


图 16 持零开关的实验过程

5.3 信号完整性实验

电路板如图 18 所示, 对电路板进行板级测试, 由于电路板中有铺铜, 测量的物理量也是电容值, 在电路的各种转换中存在不断的充放电, 等效为引入了电容影响测量结果。同时, 电路板有打孔, 使得信号正向通道和反向通道并不能完全一致, 这将会导致信号回路阻抗发生变化, 引

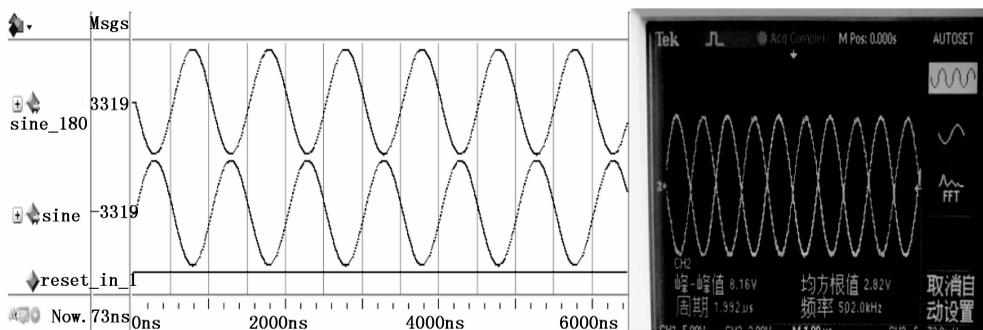


图 17 差分激励信号和示波器显示

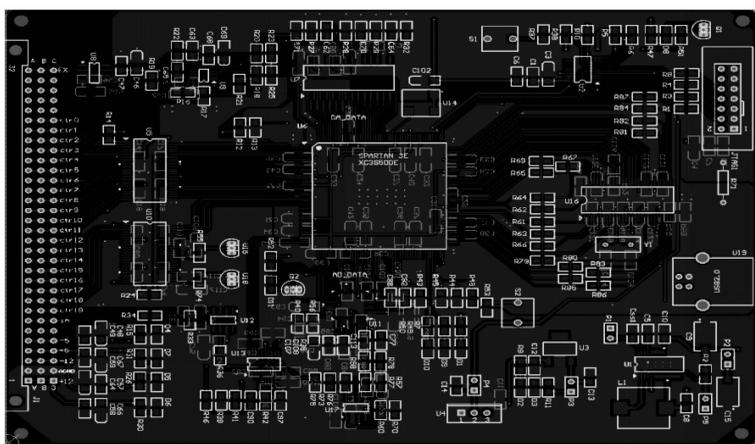


图 18 电路板 PCB 图

起失真。

所以在改进 PCB 时需要注意以下几个方面，激励信号输出端到测量信号的整个回路上不能铺地。若使用的是多层板，也需注意电源层和地层不能铺在该回路下面。若需要走线，需采用单线，不能大面积铺铜。屏蔽线的接地端与系统地要采取单点连通的方式。信号采集电路的各信号线之间要尽量远离，特别是激励信号线和测量信号线。晶振应尽量靠近 CPU，整个晶振回路所包含的面积应尽量小，即两条信号线要紧挨着布。所有元件，应尽量摆放在同一面。电阻电容尽量按相同的方向摆放整齐。电源线需要粗些，按 1 A 电流 1 mm 的线宽来走线。尽量将各种通信线路设置为全双工模式，即一根数据线既能接收数据又能发送数据，虽然会降低一些运行速度，但对减少 PCB 的互联有很大帮助。FPGA 的高管脚数和高管脚密度以及特殊封装可能会造成焊接困难，可以在制板时就让厂家用贴片机贴好并焊接完成然后再自行焊接连接到板上的其它芯片。在很小的面积上有如此多管脚，以致布线困难，但尽量能不打孔就不打孔以免破坏信号阻抗回路。

5.4 数据解调实验

为测试滤波器的有效性和可行性，需要使用该硬件平台进行实验，实验装置由函数信号发生器、示波器、和硬件平台组成。

函数信号发生器可以以 1 GS/s 的采样速率工作，提供两个 100 MHz 带宽的通道。其内存大小为 120 k，电压范围为 20 mV_{p-p} 到 10 V_{p-p}。示波器为采样速率为 2 GS/s，带宽为 350 MHz。实验中函数信号发生器产生的噪声信号 V_n 幅值为 0.2 V，频率为 10 MHz。

使用硬件实验平台产生激励信号 V_s ，激励信号 V_s 和加性噪声信号 V_n 分别应用在电容测量电路中。

由于图 19 中所示的电容测量电路是基于反相放大器的

原理，所以它显示的采集信号与原始正弦波信号反相。由于有抗混叠滤波器的存在，示波器显示的采集信号中的噪声被抑制。

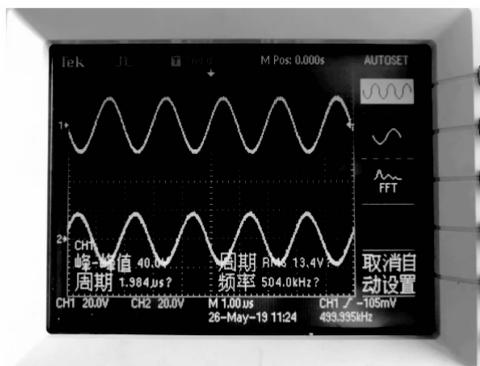


图 19 示波器采集的信号

将平台输出的一路激励信号调节到 A/D 的量程范围内，将此信号直接接入测量电路进行测试。使用在线逻辑分析仪 ChipScope 实时观察 AD 转换后的数字化波形，如果出现波形失真则继续调节激励电压直到达到芯片测量范围。图 20 即为被在线逻辑分析仪 Chipscope 实时在线抓取的解调的信号状况，被抓取的信号 q 即为当前电压幅值所对应的解调结果，以十六进制显示。图 20 中下半部分的正弦波是模数转换器转换后的波形。可以看出为阶梯状，这是对模拟信号离散化造成的。利用激励信号产生标准的 1 V、1.5 V、2 V、2.5 V、3 V 正弦信号。解调结果如表 5 所示。

5.5 信噪比实验

为测试滤波器滤波精度能否达到成像的要求，需要测试平台的信噪比，一般情况下信噪比达到 60 db 以上才能实现成像。选取一个电极作为激励源，其他电极做测量端，经过 C/V 信号调理电路以及后续的放大、滤波电路后得到的结果如表 6 所示，可以看出，采样得到的电容值基本在

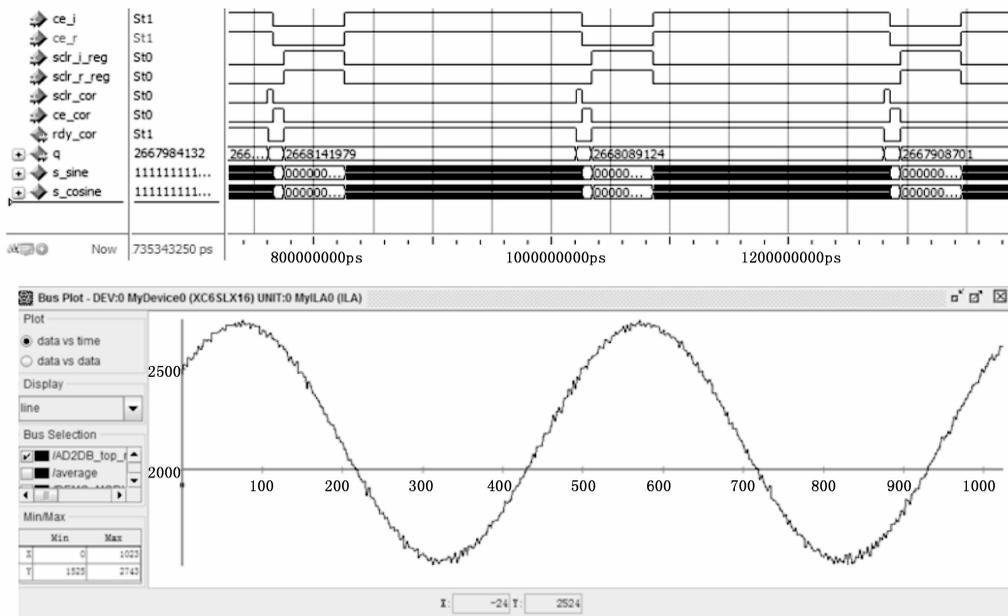


图 20 FPGA 时序控制和解调结果 Chipscope 查看

模数转换芯片测量范围内。

表 5 解调结果

标准信号幅值/V	解调结果	标准误差	解调精度
1	1.1	0.10	90%
1.5	1.64	0.14	90.6%
2	2.18	0.18	91%
2.5	2.77	0.22	91.2%
3	3.26	0.26	91.3%

使用带有屏蔽的传感器测量空气的电容值如表 6 所示。可以看出, 数据分布成 U 型, 而且两两相邻电极之间测得电容值较大, 相距较远的电极测得电容值相差不大, 这是因为空气的介电常数比较小, 我们在测量时只是以空气作为标定, 最终测得的电容相对空气的变化量。

表 6 计算的电容值

电极对	正弦波信号峰峰值/mV	计算的电容值/fF
1-2	966.879 921 9	627.877 522
1-3	682.252 367	27.728 664
1-4	314.284 930 9	12.651 122
1-5	199.847 760 6	8.139 501
1-6	158.925 479 4	6.442 649
1-7	17.295 850 96	0.625 539
1-8	157.073 025	6.383 022
1-9	212.835 497	8.620 615
1-10	311.234 572 8	12.487 77
1-11	714.125 496	29.342 775

为了定量的评价测量平台的性能, 引入信噪比 (SNR), 各通道信噪比定义如下:

$$SNR_a = 10 \lg \frac{\sum_{i=1}^n C_{(a,i)}^2}{\sum_{i=1}^n [C_{(a,i)} - \bar{C}_a]^2} \quad (18)$$

式中, n 为连续重复测量的次数, a 为测量通道序列, $C(i)$ 为第 i 次的测量值, \bar{C}_a 为各个通道的 n 次重复测量结果的平均电容值。传感器内部充满空气和充满不导电物质, 分别测量 500 次, 得到的信噪比数据如图 21 所示。

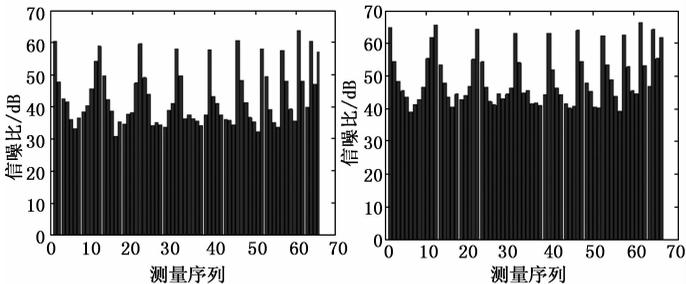


图 21 空场和满场各通道信噪比

由图 21 中数据可看出, 测量空气时, 信噪比约为 42 db, 测量非导电物质时, 信噪比约为 61 db, 满场时信噪比相对空场会高, 这是由于满场时电容测量值比测量空气时

的电容值大, 而电路自身引入的噪声可以认为是固定的。测量 500 次, 电容测量值标准差如图 22 所示, 可得电容值最大标准差不到 0.5 fF, 说明测量平台测量结果具有准确性和真实性。

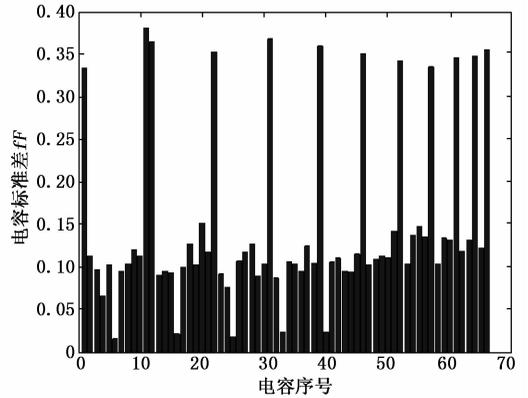


图 22 电容标准差

5.6 静态实验

使用 12 电极传感器开展静态实验测试平台性能, 硬件平台测得的传感器边界电压值后, 通过串口将测量数据发送至个人电脑, 利用 MATLAB R2015a 的编程实现 LBP、Landweber、Tikhonov 算法, 将平台实际测量的数据代入图像重建算法, 得到内部介质的介电常数分布图像, 为测得更准确的电容值, 将电容传感器外围包裹铜箔做屏蔽罩, 成像结果表 7 所示。

表 7 成像结果

实物			
LBP			
Landweber			
Tikhonov			

由表 7 中结果可知, 滤波器滤波后的数据信噪比较好, 硬件实验平台对于不同的流型均能得到较好的重建图像, 从 3 种算法的成像结果均可以清楚的判断出空心亚克力管

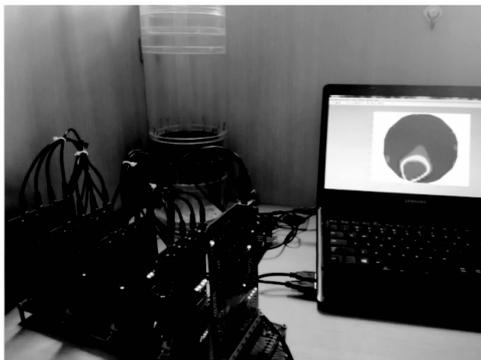


图 23 实验平台的静态成像

的位置。Landweber 算法和 Tikhonov 算法的图像重建质量要比 LBP 算法好。

6 结束语

在 ECT 系统中, 抗混叠滤波器响应时间是影响平台实时性的重要因素, 滤波器在设计时主要关注截止频率和谐振系数, 而另一个重要的参数, 即动态响应的瞬态过程也很重要。通过研究电容层析成像系统中抗混叠滤波器的动态响应。特别是通过理论分析、仿真研究了抗混叠滤波器的阶跃响应, 分别研究了谐振因子、元件参数和滤波器阶数对时延的影响。设计了四阶抗混叠滤波器。实验证明, 四阶抗混叠滤波器具有较快的稳定时间和较短的响应时间。进行了硬件试验平台的搭建, 引入差分式电容传感器、通道选择控制电路、激励信号生成电路、C/V 信号条例电路、程控放大电路、AD/DA 转换电路等。对搭建的测试平台进行了试验验证, 分别试验了滤波器实时性测试、为了滤波器和其他电路的响应能匹配上, 继续进行了持零开关试验、PCB 信号完整性测试、信噪比试验和静态成像试验。同时, 得出以下结论:

- 1) LPF 的阶跃响应主要由于其截止角频率和共振因子决定。
- 2) 通过对元件参数的优化, 可以减小 LPF 的延时。
- 3) 与二阶低通滤波器相比, 高阶滤波器可以提供较短的衰减时间, 提高了测量速率。
- 4) FPGA 需产生间歇式的正弦波, 在过度时间内完成电路转换以匹配滤波器响应。
- 5) 四阶滤波器引入后, 测量平台具有较高信噪比, 对不同流型进行成像试验, 均取得良好效果。

参考文献:

- [1] 姚福安, 徐衍亮. 高性能多阶有源带通滤波器设计 [J]. 电子测量与仪器学报, 2005, 19 (2): 20-25.
- [2] 谢自美. 电子线路设计实验测试 (2 版) [M]. 武汉: 华中科技大学出版社, 2006.
- [3] 远坂俊昭. 测量的电子电路设计: 滤波器篇 [M]. 彭军译. 北京: 科学出版社, 2006.
- [4] 林红, 周鑫霞. 模拟电路基础 [M]. 北京: 清华大学出版

社, 2007.

- [5] J L 希尔本, D E 约翰逊. 有源滤波器设计手册 [M]. 北京: 地质出版社, 1980.
- [6] TIAN W, SUN J, RAMLI M F, et al. An Electrical Capacitance Tomography Sensor With Variable Diameter [J]. IEEE Sensors Journal, 2017, 17 (7): 2089-2099.
- [7] LI X X, ARTUR J. JAWORSKI, MAO X A. Bubble size and bubble rise velocity estimation by means of electrical capacitance tomography within gas - solids fluidized beds [J]. Measurement, 2018, 11 (7), 226-240.
- [8] YANG C Y, CUI Z Q, XUE Q, et al. Application of a high speed ECT system to online monitoring of pneumatic conveying process [J], Measurement, 2014, 4 (8), 29-42.
- [9] WARSITO W, FAN L S. Measurement of real-time flow structures in gas-liquid and gas-liquid-solid flow systems using electrical capacitance tomography [J]. Chemical Engineering Science, 2001, 56 (21) 6455-6462.
- [10] TAPP H S, PEYTON A J, KEMSLEY E K, et al. Chemical engineering applications of electrical process tomography [J]. Sensors and Actuators B; Chemical, 2003, 92 (2), 17-24.
- [11] SUN S, CAO Z, HUANG A, et al. A High-Speed Digital Electrical Capacitance Tomography System Combining Digital Recursive Demodulation and Parallel Capacitance Measurement [J]. IEEE Sensors Journal, 2017, 17 (20), 6690-6698.
- [12] CUI Z, WANG H, YIN W. Electrical Capacitance Tomography With Differential Sensor [J]. IEEE Sensors Journal, 2015, 15 (9), 5087-5094.
- [13] CHEN Z Q, YANG W Q, XU Y B, et al. A high-performance digital system for electrical capacitance tomography [J]. Measurement Science & Technology, 2011, 22 (5): 055503-1-055503-10.
- [14] XU L J, ZHOU H L, CAO Z, et al. A Digital Switching Demodulator for Electrical Capacitance Tomography [J]. IEEE Transactions on Instrumentation and Measurement, 2013, 62 (5): 1025-1033.
- [15] YE Z, BANASIAK R, SOLEIMANI M. Planar array 3D electrical capacitance tomography [J]. Insight: Non-Destructive Testing and Condition Monitoring, 2013, 55 (12): 675-680.
- [16] XU L J, HUANG ANG, ZHANG C, et al. A High-Speed Digital Electrical Capacitance Tomography System Combining Digital Recursive Demodulation and Parallel Capacitance Measurement [J]. IEEE sensors journal, 2017, 17 (20): 6690-6698.
- [17] 王化祥. 电学层析成像技术 [J]. 自动化仪表, 2017, 38 (5): 1-6.
- [18] 王化祥, 杨五强. 电容过程成像技术的进展 [J]. 仪器仪表学报, 2000 (1): 4-7, 11.
- [19] SUN S, XU L, CAO Z, et al. A high-speed electrical impedance measurement circuit based on information-filtering demodulation Meas [J]. Sci. Technol. 2014, 25 (7), 1361-6501.
- [20] 颜华, 邵富群, 王师. 电容层析成像传感器的优化设计 [J]. 仪器仪表学报, 2000 (2): 139-141, 145.