

针对星载 FPGA 配置数据的高可靠存储设计

李欣, 禹霁阳, 郝维宁, 张溢, 汪路元

(北京空间飞行器总体设计部, 北京 100094)

摘要: 为了提高星载 SRAM 型 FPGA 在轨应用的可靠性, 星载 SRAM 型 FPGA 在轨重构系统需要提高 FPGA 配置数据的存储可靠性; 对配置数据存储方法进行了研究, 提出了一种“三模+巡检”的复合式存储设计方法及相关系统实施方案; 采用 Markov 模型, 结合星上设备在轨运行时出现的永久性错误、暂时性错误以及修复率的影响, 对“三模+巡检”的复合式存储设计进行可靠度分析, 给出了系统可靠度微分方程组; 通过 Matlab 仿真分析了永久性错误率、修复率等因素对可靠度的影响; 经过仿真分析, “三模+巡检”的复合式存储系统在轨可靠度大于 0.99, 进一步证明其可靠性明显优于传统三模冗余的存储方式, 满足在轨可靠性要求。

关键词: 配置数据; 可靠性; Markov 模型

Design of High-reliable Storage for Configuration Bitstream of Space-born FPGA

Li Xin, Yu Jiyang, Hao Weining, Zhang Yi, Wang Luyuan

(Beijing Institute of Spacecraft System Engineering, Beijing 100094, China)

Abstract: In order to meet the high-reliable requirement of configuration bitstream of SRAM-FPGA in system of on-orbit reconfiguration, a design and implementation of storage system mixed with 3-module redundancy and loop-check is proposed. The reliability of mixed storage system is derived in detail by Markov model, considering influence of permanent error and temporal error in the space-born equipments on orbit and of maintenance rate. The differential equation group is presented as the solution of reliability of the system. With simulation in Matlab, the influenced of permanent error and maintenance rate on the reliability of the system are analyzed. The reliability of mixed storage design achieves 0.99 on orbit, which further proves that the proposed design is obviously superior to the traditional 3-module redundancy system.

Keywords: configuration bitstream; reliability; Markov model

0 引言

目前, SRAM 型 FPGA 凭借其灵活的可重复编程特性、丰富的逻辑资源以及高效的时序优势等促使航天数据管理系统中普遍采用“CPU+FPGA”的架构来进行数据处理^[1]。星载 SRAM 型 FPGA 的逻辑功能通过在轨重构加载配置数据来确定。其在轨重构可靠性研究主要分为两部分: (1) 针对 SRAM 型 FPGA 器件的重构设计, 其主要通过重配置、定时刷新等方式实现^[4]。(2) 配置数据的存储操作, 其主要通过选取不同的非易失存储芯片来实现。两部分设计均需要对抗单粒子效应, 当前主流研究主要针对第一部分。本文则主要研究讨论第二部分的可靠性提升技术, 最大限度地降低空间辐射对星上存储的配置数据的影响。

区别于 PROM 的不可更改和 MRAM 的容量有限, 当前主流的 NOR 型 FLASH 存储器^[5-6]容量可以支持多片 FPGA 配置数据的存放需求, 且具有读取速率高, 可以反复擦写等优势。NOR 型 FLASH 存储器被广泛应用于运行系统程序以及 FPGA 配置数据的存储, 因此如何有效的实现对

NOR 型 FLASH 存储器的抗辐照加固, 保证其在空间环境中的功能稳定和数据安全性变得尤为重要。

当前研究趋势主要集中于两个方向: (1) 通过增加纠错编码来纠正配置数据中发生的单粒子错误。例如 Changpei Han 使用 EDAC 检查的方式对存储于 EEPROM 中的配置数据进行错误检验和校正^[2], 该设计采用扩展的汉明校验码实现屏蔽配置数据中 SEU 的产生, 扩展校验码数量少, 操作简单。但纠错能力有限, 发现两位以上的错误就需要地面辅助进行纠正, 每次检验时间伴随配置数据的增加而逐渐增加, 只适合存储资源量较小 FPGA 的配置数据。(2) 通过三模冗余存储配置数据, 因为三模数据中的两模数据同一比特发生反转的可能性很低, 故在读取时进行三取二表决即可实现显著降低单粒子翻转的效果。袁素春等^[3]将配置数据通过三模冗余的方式存储于 Nor Flash 中, 控制器读出配置数据时进行三取二表决, 将表决后的数据配置到 FPGA 中。三模冗余可以将大幅度降低单粒子反转的影响, 但不能改善星上长时间工作的环境会造成 Nor Flash 芯片产生总剂量辐射效应 (Total Dose Effect, TID) 的影响, 存在数据正确性隐患。故该方式适用于短期使用的星上设备。伴随着星载设备向智能化集成化发展, 星上使用的 SRAM 型 FPGA 的器件资源和使用时间逐渐延长, 因此三模冗余和纠错码的方式都不能满足当前星载 FPGA

收稿日期: 2019-12-17; 修回日期: 2020-01-13。

作者简介: 李欣(1985-), 女, 北京人, 硕士, 工程师, 主要从事星上数据管理系统方向的研究。

的配置数据存储的可靠性需求。

针对这一问题, 本文中提出“三模+巡检”的复合式存储设计方法, 通过三模冗余存储与定期巡检操作相配合, 打破 EDAC 纠错能力有限和三模冗余不能避免 TID 效应的困局, 实现星载 FPGA 配置数据的高可靠存储。

本文结构如下, 第一节主要阐述“三模+巡检”的复合式存储系统结构; 第二节介绍复合式存储系统的具体工作流程; 第三节结合 Markov 模型, 对“三模+巡检”的复合式存储系统进行可靠性建模。第四节依据可靠性模型, 对“三模+巡检”的复合式存储在空间应用方面的可靠性进行仿真, 通过实验结果分析参数影响并和以往设计进行了比较, 表明了本设计的有效性; 第五节对全文进行了总结和展望。

1 “三模+巡检”的复合式存储系统结构

在卫星应用中, SRAM 型 FPGA 通过其配套的在轨重构电路来进行上电配置以及在轨重配置等操作。在轨重构系统的稳定性会直接影响配置成功与否, 并关系到目标 SRAM 型 FPGA 功能的实现^[1]。“三模+巡检”的复合式存储系统结构以传统的星载重构控制电路为基础, 可以实现对多个 SRAM 型 FPGA 的并行配置和刷新等功能, 系统结构如图 1 所示。

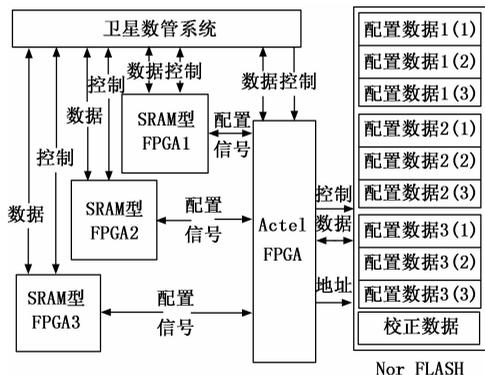


图 1 复合式存储系统结构框图

考虑到星上高能粒子密集, 低温等特殊环境, 系统选取 ACTEL 公司生产的反熔丝 FPGA 作为控制芯片, 凭借其良好的抗辐射性能, 负责配置数据遥控帧处理、SRAM 型 FPGA 的在轨配置和刷新操作以及配置数据在 Nor Flash 中的“三模+巡检”的复合式存储管理操作等。

选用 Nor Flash 来存储 FPGA 的配置数据。在其内部设置 3 个独立的配置数据存储区, 每个存储区内部都对配置数据进行三模冗余存储。每个 SRAM 型 FPGA 的配置数据独立存储的模式即支持对多个 SRAM 型 FPGA 的分别配置来实现不同功能, 也支持对 3 个 SRAM 型 FPGA 并行配置同一个配置数据, 从而实现硬件 FPGA 的三模冗余, 有效提高航天系统的可靠性。

由于 Nor Flash 本身不支持直接覆盖数据, 需要擦除后才能写入新的数据, 为了支持巡检操作, 在 Nor Flash 中设置一个独立的校正数据存储区, 其大小与单模配置数据大

小一致, 用于存储三取二判决获得的正确数据。

2 “三模+巡检”的复合式存储系统工作流程

“三模+巡检”的复合式存储系统工作分为三模冗余存储与定期数据巡检两部分。

2.1 三模冗余存储工作流程

三模冗余操作的基本原理在于三取二判决。如图 2 所示。

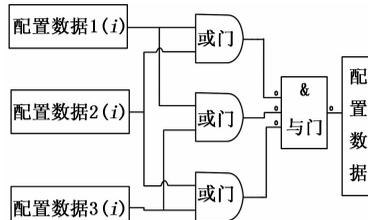


图 2 三取二判决门电路图

其具体方法为三取二比对按位进行, 即将取得的三份数据的每一位先两两相或, 得到 3 个数值, 然后将以上 3 个值相与, 即为三取二判决后的数据, 从而保证数据的正确性。

三模冗余存储操作在通过遥控上注 SRAM 型 FPGA 配置数据时进行。地面测控系统将配置数据通过星地链路上传至卫星, 卫星数管系统将配置数据传递到 Actel FPGA 中, Actel FPGA 将配置数据存储于 Nor Flash 中 3 个不同的偏移地址中。三模数据的存储地址均可以通过外部指令进行设置。

与三模冗余相对应, Actel FPGA 在读取配置数据时, 应进行三取二判决, 如果 3 个数据均一致, 则任意选择一个数据输出; 如果 3 个数据不一致, 则进行三取二判决, 经过判决后的数据作为配置数据输出到 SRAM 型 FPGA 中。

2.2 定期数据巡检工作流程

定期数据巡检工作在卫星不需要存储或者读取配置数据的空闲时间进行, 周期时长由指令控制。Actel FPGA 对巡检操作进行控制, 针对 Nor Flash 中配置数据三模后的存储区域, 以扇区为单位进行遍历读取校验。如果发现三次读取的数据不相同, 则证明所在扇区发生 SEU 错误, 首先记录发生错误的配置数据区, 然后在整个错误扇区的数据读取遍历结束后, 进行错误校正。接着, 开启下一个扇区的巡检操作, 直到巡检偏移地址递增至 SRAM 型 FPGA 配置数据区的最大偏移地址后, 巡检操作完毕。错误校正操作步骤如图 3 所示。

(1) 根据发生错误的扇区对应偏移地址, 擦除校正数据区中的对应地址的扇区中的数据。(2) 通过读取三模数据来获得正确的配置数据, 该读取操作涉及整个扇区。从发生错误的扇区的首地址开始, 依次读取三模冗余数据, 每次读取的 3 个数据通过三取二表决来获得正确的配置数据并将正确数据存储校正数据区对应偏移地址中。(3) 对发生错误扇区进行擦除数据操作。(4) 读取校正数据区中步骤 2 获得的正确数据后写入到发生错误扇区, 从而实现针对错误数据的修复工作。

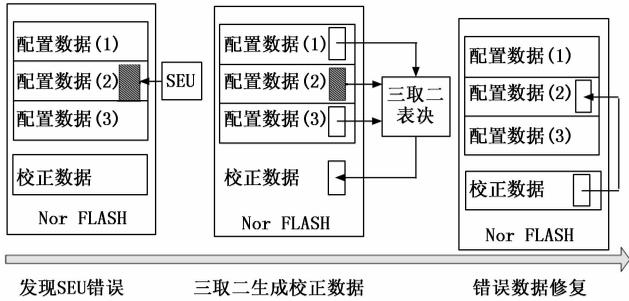


图 3 配置数据巡检修复流程

3 “三模+巡检”的复合式存储可靠性模型

系统可靠性是指系统在规定条件下和规定时间完成规定功能的能力^[7]。准确建模存储系统可靠性、分析其相关参数对可靠性的影响，并预估其可能的增长趋势，对于确定整个存储系统设计的可靠性至关重要。

在“三模+巡检”的复合式存储设计中，配置数据在轨存储的可靠性可以通过基于 Markov 模型进行过程分析和可靠度描述。

3.1 Markov 状态转移模型

空间单粒子效应类型多样，航天器在轨工作工程中伴随着 SRAM 型 FPGA 规模增大，其配制数据文件随之变得更大，其在 Nor Flash 中存储的过程中发生单粒子错误的概率也越来越严重。适用于配置数据存储管理系统的单粒子效应在表 1 中展示。

表 1 单粒子效应类型^[11]

类型	英文缩写	定义
单粒子翻转	SEU(Single Event Upset)	存储单元逻辑状态跳变
单粒子瞬态脉冲	SET (Single Event Transient)	瞬态电流在组合逻辑中传播错误
单粒子烧毁	SEB(Single Event Burnout)	引发大电流烧毁器件
单粒子功能中断	SEFI(Single Event Functional Interrupt)	引发控制部件出错
单粒子多位翻转	MBU(Multiple Bit Upset)	存储单元多个位出现状态改变
单粒子扰动	SEFI(Single Event Disturb)	存储单元逻辑状态出现瞬时改变

表 1 中的单粒子效应中，单粒子烧毁属于永久损伤，不可恢复，称为硬错误。其他单粒子效应都属于非永久损伤，可以通过巡检操作恢复正常状态，称为软错误。

在“三模+巡检”的复合式存储系统中，配置数据的状态即表示系统的可靠性。航天器在轨工作过程中，伴随着单粒子效应造成的数据错误以及巡检操作带来的数据修复，配置数据在系统中冗余存储的三模数据会出现各类状态转移。从而构成该系统可靠性的 Markov 状态转移模型。如图 4 所示。

图 4 中 S0~S9 等 10 个状态描述了“三模+巡检”的复合式存储系统中的配置数据在在轨运行中所有可能出现的

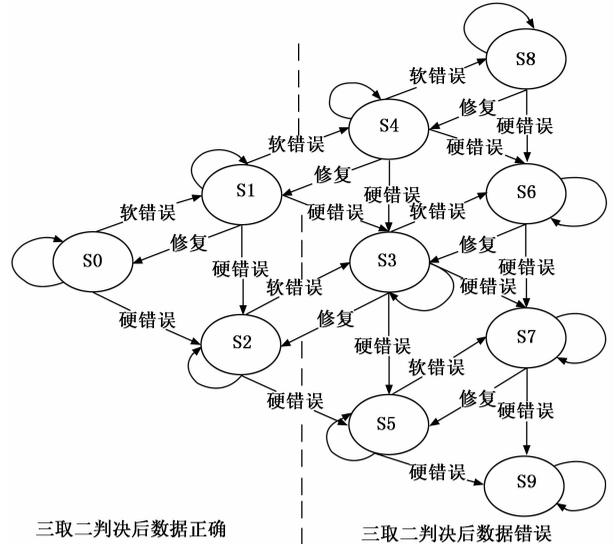


图 4 “三模+巡检”的复合式存储 Markov 状态转移模型

状态，可以描述为：

- 1) 状态 S0：三模数据均未发生错误。
- 2) 状态 S1：一模数据发生软错误。
- 3) 状态 S2：一模数据发生硬错误。
- 4) 状态 S3：一模数据发生软错误，一模数据硬错误。
- 5) 状态 S4：两模数据发生软错误。
- 6) 状态 S5：两模数据发生硬错误。
- 7) 状态 S6：两模数据发生软错误，一模数据硬错误。
- 8) 状态 S7：两模数据发生硬错误，一模数据软错误。
- 9) 状态 S8：三模数据发生软错误。
- 10) 状态 S9：三模数据发生硬错误。

3.2 Markov 模型的连续微分方程组

根据状态转移模型，设置在 t 时刻状态概率矩阵 \mathbf{P} 为：

$$\mathbf{P}(t) = [P_0(t), P_1(t), \dots, P_9(t)] \quad (1)$$

在实际工程中，需要使用可靠度来定量的表示可靠性的高低。由图 4 可知，处于 S0, S1 和 S2 状态下才能通过三取二判决后数据正确，从而保证 SRAM 型 FPGA 的配置操作正常，故“三模+巡检”的复合式存储系统设计的可靠度 R 即为在某一时刻处在 S_0, S_1 和 S_2 状态下的概率。可以表示为：

$$R(t) = P_0(t) + P_1(t) + P_2(t) \quad (2)$$

设置每个配置数据存储单元的发生软错误的概率为 λ ，发生硬错误的概率为 η ，“三模+巡检”的复合式存储中定时巡检的修复率为 μ 。根据可靠性分析理论^[7]，某模块在时刻 t 正常工作，则在 $t+\Delta t$ 时刻发生软错误的概率为：

$$P(t+\Delta t) = 1 - e^{-\lambda\Delta t} \quad (3)$$

经过泰勒级数展开，当 Δt 趋近于 0 的时候，发生软错误的概率简化为：

$$P(t+\Delta) = \lambda\Delta t \quad (4)$$

同理，得到软错误通过巡检操作修复成功的概率为：

$$P(t+\Delta) = 1 - e^{-\mu\Delta t} \quad (5)$$

当 Δt 趋近于 0 的时候可以简化为：

$$P(t + \Delta) = \mu\Delta t \quad (6)$$

同理, 得到在 $t + \Delta t$ 时刻发生硬错误的概率为:

$$P(t + \Delta) = 1 - e^{-\mu\Delta t} \quad (7)$$

当 Δt 趋近于 0 的时候可以简化为:

$$P(t + \Delta) = \eta\Delta t \quad (8)$$

通过图 4, 公式 (4), 公式 (6) 和 公式 (8), 获得状态转移密度矩阵 A 。

$$A = \begin{bmatrix} -3(\lambda + \eta) & \mu & 0 & 0 & 0 \\ 3\lambda & -(2\lambda + 3\eta + \mu) & 0 & 0 & 2\mu \\ 3\eta & \eta & -2(\lambda + \eta) & \mu & 0 \\ 0 & 2\eta & 2\lambda & -(\lambda + 2\eta + \mu) & 2\eta \\ 0 & 2\lambda & 0 & 0 & -(\lambda + 3\eta + 2\mu) \\ 0 & 0 & 2\eta & \eta & 0 \\ 0 & 0 & 0 & \lambda & \eta \\ 0 & 0 & 0 & \eta & 0 \\ 0 & 0 & 0 & 0 & \lambda \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 \\ 0 & 2\mu & 0 & 0 & 0 \\ 0 & 0 & 0 & 3\mu & 0 \\ -(\lambda + \eta) & 0 & \mu & 0 & 0 \\ 0 & -2(\mu + \eta) & 0 & 3\eta & 0 \\ \lambda & 2\eta & -(\mu + \eta) & 0 & 0 \\ 0 & 0 & 0 & -2(\mu + \eta) & 0 \\ \eta & 0 & \eta & 0 & 0 \end{bmatrix} \quad (9)$$

“三模+巡检”的复合式存储系统在不同状态时的概率矩阵可由下列方程获得:

$$P'(t) = AP(t) \quad (10)$$

将 A 和 $P(t)$ 代入公式 (10), 当 Δt 趋近于 0 的时候, 可以得到“三模+巡检”的复合式存储系统 Markov 模型的连续微分方程组:

$$\left. \begin{aligned} P_0'(t) &= -3(\lambda + \eta)P_0(t) + \mu P_1(t) \\ P_1'(t) &= 3\lambda P_0(t) - (2\lambda + 3\eta + \mu)P_1(t) + 2\mu P_4(t) \\ P_2'(t) &= 3\eta P_0(t) + \eta P_1(t) - 2(\lambda + \eta)P_2(t) + \mu P_3(t) \\ P_3'(t) &= 2\eta P_1(t) + 2\lambda P_2(t) - (\lambda + 2\eta + \mu)P_3(t) + 2\eta P_4(t) + 2\mu P_6(t) \\ P_4'(t) &= 2\lambda P_1(t) - (\lambda + 3\eta + 2\mu)P_4(t) + 3\mu P_8(t) \\ P_5'(t) &= 2\eta P_2(t) + \eta P_3(t) - (\lambda + \eta)P_5(t) + \mu P_7(t) \\ P_6'(t) &= \lambda P_3(t) + \eta P_4(t) - 2(\mu + \eta)P_6(t) + 3\eta P_8(t) \\ P_7'(t) &= \eta P_3(t) + \lambda P_5(t) + 2\eta P_6(t) - (\mu + \eta)P_7(t) \\ P_8'(t) &= \lambda P_4(t) - 2(\mu + \eta)P_8(t) \\ P_9'(t) &= \eta P_5(t) + \eta P_7(t) \end{aligned} \right\} \quad (11)$$

4 “三模+巡检”的复合式存储可靠性分析

4.1 基本假设

首先根据航天器在轨工作情况设置相关参数。设置可靠性观测时间裕度最大到 15 年。参考 Nor Flash 辐射测试数据^[9], 设置软错误概率为 $\lambda = 10^{-5}$, 硬错误概率为 $\eta = 10^{-7}$ 。已知单粒子效应风险与配置数据在 Nor Flash 中的存储空间大小直接相关。Xilinx 公司生产的 SRAM 型 FPGA 具有丰富的逻辑资源和 I/O 管脚, 因此常被用于星上复杂的数据处理和算法实现。故选择该公司 Virtex2 系列 XQR2V3000 型 FPGA 作为分析的 SRAM 型 FPGA, 根据用户手册其配置数据大小约为 10 Mbits^[8], 通过三模冗余方式存储于 Nor Flash 中的配置数据占用存储空间大小约为 30 Mbits。

对于“三模+巡检”的复合式存储系统 Markov 模型的连续微分方程组, 即公式 (11), 其初始条件, 即 $t = 0$ 时, 三模数据均正确, 其处于 S0 的状态。故设置概率矩阵 P 的初始状态为:

$$P(0) = [1 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0] \quad (12)$$

结合已设置的参数, 求解公式 (11), 即可得到目标时刻的概率矩阵, 由于求解微分方程组的解析算法相当复杂, 计算工作量庞大, 所以采用 Matlab 中的的解算指令来求解公式 (11), 进行复合式存储系统的可靠度仿真, 从而目标时刻的概率矩阵中处在 S0, S1 和 S2 状态下的概率。将 3 个状态下的概率代入公式 (2), 即可获得目标时刻的复合式存储系统的可靠度 R 。

通过不同时刻系统可靠度比较就可以实现对在航天器在轨工作过程中对复合式存储系统的可靠性变化以及相关参数影响的仿真和评估。

4.2 修复率 μ 对可靠性的影响

复合式存储系统的一大创新在于引入定期巡检机制来提高配置数据存储的修复率 μ 。修复率 μ 与巡检周期成反比, 因此分别设置巡检周期为 5 s, 30 s, 1 min, 5 min, 30 min, 来实现修复率的变化。从而通过对配置数据在不同程度的修复率下的可靠度进行仿真, 可以得到修复率 μ 对可靠性的影响。其数值如表 2 所示。

表 2 修复率 μ 对系统可靠性影响

修复率 μ	运行时间 t/h					
	0	8 212	16 425	32 850	65 700	131 400
$3.6e-4$	1	0.997 9	0.997 6	0.997 5	0.997 3	0.996 6
$2e-5$	1	0.984 5	0.952 9	0.884 8	0.797 4	0.766 2
$1e-5$	1	0.984 5	0.952 9	0.884 8	0.797 4	0.766 2
$2e-6$	1	0.982 2	0.938 8	0.816 0	0.562 7	0.261 0
$3.3e-7$	1	0.982 2	0.938 8	0.816 0	0.562 7	0.261 0

获得曲线变化如图 5 所示。

由图 5 可知, 初始时刻系统的可靠度最佳为 1。伴随卫星在轨时间增长, 不同巡检周期的可靠度均有所下降。随

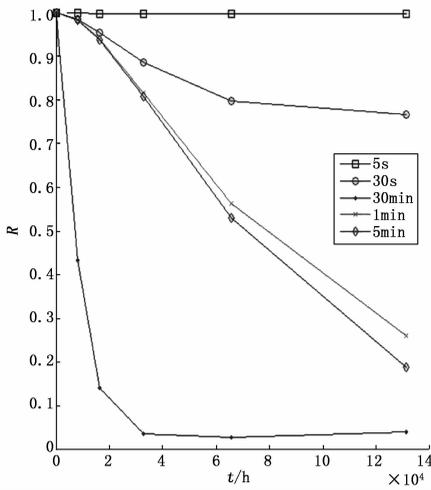


图 5 不同巡检周期对可靠度 R 的影响

随着巡检周期变长，可靠度 R 下降的速度逐渐增加。根据表 2 中数值可以得到：在整个卫星在轨生命周期中修复率 $\mu \geq 3.6e-4$ 的可靠度 R 可以满足大于 0.99 的可靠性要求。因此，“三模+巡检”的复合式存储系统推荐巡检周期小于等于 5 s。

4.3 空间损伤对可靠性的影响

结合 4.1 节，选取巡检周期为 5 s 的“三模+巡检”的复合式存储系统，选取不同的空间硬错误出现概率，依次设定在轨工作中，永久性损伤的概率比暂时性损伤的概率小 1 个、小 2 个和小 3 个数量级，“三模+巡检”的复合式存储系统可靠度变化如图 6 所示。

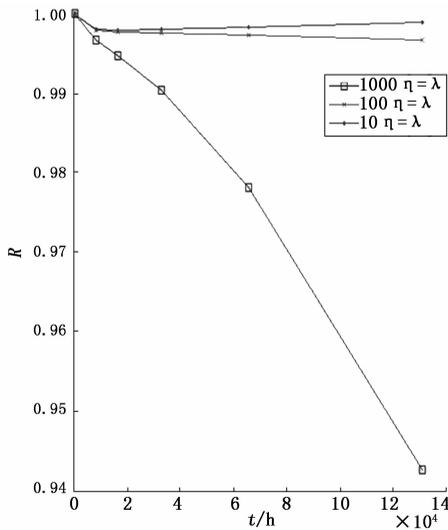


图 6 硬错误概率 η 对可靠度 R 的影响

当永久性损伤的概率比暂时性损伤的概率小 1 个数量级时，复合式存储系统的可靠度相比两个数量级而大幅度下降，不能满足配置数据存储可靠性大于 0.99 的要求。当前空间环境中，系统发生永久性损伤的概率比发生暂时性损伤的概率要小 2 个数量级^[10]，故在卫星在轨全部生命周期内，“三模+巡检”的复合式存储系统为星载 FPGA 配置

数据的存储提供极高的可靠性。

4.4 与普通三模冗余存储系统的可靠性对比

针对在轨实际应用，选取巡检周期为 5 s 的“三模+巡检”的复合式存储系统与普通三模冗余存储系统的可靠性进行对比，获得可靠度变化如图 7 所示。

随着时间增加，“三模+巡检”的复合式存储系统的可靠度明显优于普通三模冗余存储系统。

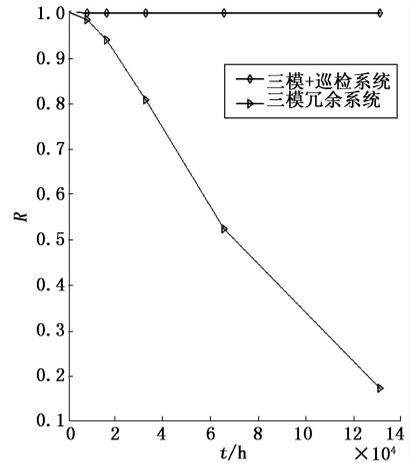


图 7 与普通三模冗余存储系统的可靠性对比

5 结束语

为了提高星载 SRAM 型 FPGA 在轨重构系统中 FPGA 配置数据的存储数据正确性，本文提出了一种“三模+巡检”的复合式存储设计方法。在传统配置数据存储系统的基础上实施优化设计方案，并模拟星上设备在轨运行环境影响来建立“三模+巡检”的复合式存储 Markov 状态转移模型，提炼系统可靠度微分方程组对复合式存储设计方法进行可靠性分析。通过 Matlab 仿真分析了暂时性错误率、永久性错误率以及修复率等因素对可靠度的影响，证明了复合式存储设计在轨可靠度大于 0.99，其可靠性明显优于传统三模冗余的存储方式。

该存储设计目前已经应用于航天器工程设计中，期望通过本文的相关可靠性研究以及工程实践工作，能对随后的面向航天应用的 SRAM 型 FPGA 配置数据存储设计提供有益的借鉴参考。

参考文献：

[1] 庞波, 郝维宁, 张文峰, 等. 一种 SRAM-FPGA 在轨重构的工程实现方案 [J]. 航天器工程, 2017, 26 (5), 51-56.

[2] Han C P, Zhang L, Zou Y P, et al. Design and implementation of high reliable spaceborne reconfiguration system [A]. 6th International Conference on Electronics Information and Emergency Communication (ICEIEC) [C]. 2016, 273-277.

[3] 袁素春, 璩泽旭, 邵应昭. 一种低成本高可靠 FPGA 在轨可重构加载管理方案 [J]. 空间电子技术, 2017 (3): 92-96.

[4] Xilinx Application note: using a microprocessor to configure

Xilinx FPGAs [Z]. USA: Xilinx, 2002.

- [5] S29j1064h CMOS 3.0 Volt — only, Simultaneous Read/Write Flash Memory datasheet [Z]. spansion, 2005.
- [6] Detail specification of 3DFO256M16VS4269 [Z]. 3D — plus, 2013.
- [7] 高社生, 张玲霞. 可靠性理论与工程应用 [M]. 北京: 国防工业出版社, 2002.
- [8] Correcting Single-Event Upsets in Virtex-II Platform FPGA

Configuration Memory [Z]. USA: Xilinx, 2007.

- [9] Irom, Farokh; Nguyen, Duc N. Radiation Tests of Highly Scaled High Density Commercial Nonvolatile Flash Memories [Z]. USA: NASA, 2009.
- [10] 任小西. 基于可重构计算的高可靠性星载计算机体系结构研究 [D]. 长沙: 湖南大学, 2007.
- [11] Dressendorfer P V. Basic Mechanisms for the New Millenium [Z]. IEEE NSREC Short Course, 1998.

(上接第 131 页)

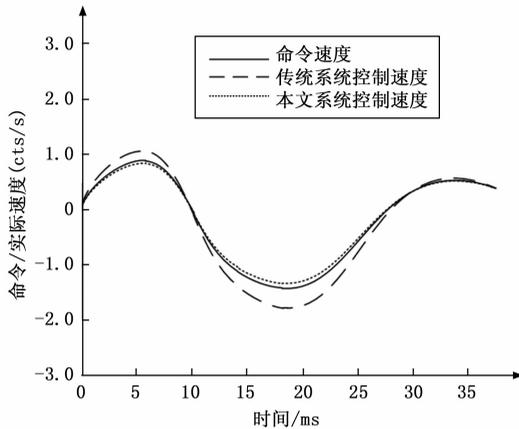


图 12 抛物响应曲线

的机器人手势容错控制系统后, 机器人的最大跟随误差要小于应用于传统机器人手势容错控制系统的最大跟随误差, 且传送给电机的命令速度与实际运行速度一致, 整个过程中最大跟随误差仅有 1.0021cts, 由此可见, 本文研究的系统动态跟随性能优于传统系统性能。

综上所述, 本文研究的基于 PC+控制卡的机器人手势容错控制系统具有很强的可操作性, 加入该系统后, 机器人的手臂末端执行器更加灵活, 能够沿着 x 、 y 、 z 轴各个方向旋转。在设置好螺丝纹后安装基于 PC+控制卡的机器人手势容错控制系统, 机器人的手臂系统可以灵活地上移和下移, 达到实际应用要求。

5 结束语

机器人是目前研究的热门话题, 加强机器人发展对打造我国强国产业有着积极深远的意义。本文研究的基于 PC+控制卡的机器人手势容错控制系统以“PC+控制卡”为整体的数控架构, 设定 EtherCAT 为通信网络, 使用最新的芯片, 强化系统的信号保留能力, 使信号能够更加完整的保留下来, 同时研究了兼容增量式传输机制, 使系统能够兼容不同位宽的数据, 丰富的扩展接口和协同组网强化了系统的开放性。本文的研究具有很强的实际应用性, 但是在 EtherCA 通信模块上设计的端口只有两个, 一个端口输入, 一个端口输出, 未来可以在端口上进行加强, 设置 3

~4 个端口, 增强系统的拓扑性能, 使系统的操作更加灵活。

参考文献:

- [1] 赵 林, 肖彩霞. 基于 EtherCAT 的热模锻压力机控制系统优化设计 [J]. 热加工工艺, 2018, 47 (9): 155-158.
- [2] 谢 锴, 颜钢锋. 基于 EtherCAT 的多轴运动控制系统设计 [J]. 组合机床与自动化加工技术, 2017, 3 (2): 68-72.
- [3] 陈海初, 姜浩博. 基于 Android 的焊接机器人移动远程示教控制系统研制 [J]. 热加工工艺, 2018, 47 (13): 188-191.
- [4] 杨 密, 易金玲. 基于 PLC 的直角坐标机器人控制系统设计 [J]. 科技通报, 2018, 34 (8): 185-188.
- [5] 薛 阳, 张晓宇, 江天博, 等. 基于视觉导航的巡检机器人双模控制研究 [J]. 控制工程, 2018, 25 (11): 1982-1987.
- [6] 张 用, 郝卫东, 朱博譔, 等. 基于嵌入式焊接机器人控制系统设计 [J]. 组合机床与自动化加工技术, 2017, 8 (1): 89-91.
- [7] 李振杰, 李东帅. 基于和利时控制器的焊接机器人单元控制系统的应用研究 [J]. 热加工工艺, 2018, 47 (17): 236-240.
- [8] 金 晶, 宋 玉, 闻 玺, 等. 基于 GoogleGlass 的移动机器人远程控制系统 [J]. 控制工程, 2018, 25 (6): 1077-1085.
- [9] 王 君, 梁 斌, 汪 泉, 等. 基于 Delta 机器人激光雕刻控制系统研究 [J]. 制造技术与机床, 2017, 43 (10): 57-60.
- [10] 鲍树国. 基于模糊单神经元 PID 控制在煤炭分拣机器人中的应用压用 [J]. 煤炭技术, 2018, 37 (1): 271-273.
- [11] 杨 莉, 张亚楠, 王婷婷. 基于数据驱动的非完整移动机器人运动控制的研究 [J]. 数学的实践与认识, 2019, 49 (5): 171-176.
- [12] 裴小娜, 潘洪刚, 魏红彦. 基于激光测量的机器人智能定位系统 [J]. 激光杂志, 2019, 40 (4): 45-49.
- [13] 闻 玺, 金 晶, 李 伟, 等. 基于 GoogleGlass 解放双手遥控移动机器人系统 [J]. 控制工程, 2018, 25 (7): 1145-1154.
- [14] 史 兵, 段锁林, 李 菊, 等. 基于无线传感器网络的室内移动灭火机器人系统设计 [J]. 计算机应用, 2018, 38 (1): 284-289.
- [15] 尧李慧, 蔡晓华, 田 雷, 等. 自走式智能牛舍清洁机器人路径设计与研究 [J]. 农机化研究, 2018, 40 (1): 51-56.