

# EAST 电场实时采集与处理系统

马腾飞, 季振山, 王勇, 张祖超, 朱崇铭

(中国科学院等离子体物理研究所, 合肥 230031)

**摘要:** EAST 是国家大科学工程实验装置, 在实验放电过程中, 其周围有着非常复杂的电场环境; 为了在放电期间达到实时监控周围电场的要求, 进而设计了电场实时测量系统; 该系统在实验过程中, 检测瞬态电场的分布及其强度, 为电磁兼容 (EMC) 的设计提供实时的数据分析; 其硬件架构主要包含单极子电场探头, 光电隔离设备, RAID 磁盘阵列以及 PXI 平台, 软件主要使用 LabVIEW 对 FPGA 进行软件编程, 对数据进行实时的采集和处理; 经过测试, 目前该系统可实现单个通道, 50 MHz/s 采样率的数据采集以及四通道 12.5 MHz/s 的同步数据采集, 满足了对高频模拟信号进行多通道实时数据采集、处理和存储要求。

**关键词:** EAST; 电磁兼容; 数据采集; FPGA; 实时测量

## Electric Field Real-time Acquisition and Processing System for EAST

Ma Tengfei, Ji Zhenshan, Wang Yong, Zhang Zuchao, Zhu Chongming

(Institute of Plasma Physics, Chinese Academy of Sciences, Hefei 230031, China)

**Abstract:** The experimental advanced superconducting Tokamak (EAST) is the national large scientific experiment device. The electromagnetic environment around the EAST is very complex during plasma discharge experiment. In order to fully monitor the changes of electric field around the EAST device during plasma discharge, a real-time electric field measurement system has been designed. During plasma discharge, this system measures the transient electric field distribution and strength to provide real-time data analysis for the electromagnetic compatibility (EMC) design. The hardware architecture consists mainly of a monopole electric field probe, photoelectric isolation device, RAID disk array and PXI platform. The system uses the LabVIEW to program on the FPGA for the real-time data acquisition and processing. By testing, it can realize one analog channel, 50 MHz/s sampling rate and make synchronous data acquisition with four analog channels, up to 12.5 MHz/s sampling rate, which is able to meet the demand of acquiring, processing and storing the real-time data in the high-frequency analog signals multi-channel mode.

**Keywords:** EAST; EMC; data acquisition; FPGA; real-time measurement

## 0 引言

EAST 装置是我国自行研制的世界上第一个全超导非圆截面托卡马克核聚变实验装置<sup>[1]</sup>。该装置包含数 10 个子系统, 还有一些内部线圈, 例如快空电源以及用于加热的低杂波电流驱动系统、离子回旋频率范围系统、中性束注入系统等。EAST 放电过程中, 每个子系统都会在中央定时系统的控制下有序加入。在实验运行时, 每个子系统的加入都会对电场产生一定的影响。电场瞬态变化所产生的高电压会对 EAST 装置周围设备产生电磁干扰, 影响实验放电时间。

EAST 电场实时采集与处理系统就是针对在每个子系统加入时, 对瞬态电场产生的影响进行实时测量分析, 做好电磁兼容 (EMC) 设计的准备工作, 从而保证实验过程中的仪器设备都能够在复杂的电磁场环境中正常运行<sup>[2]</sup>。

## 1 系统硬件设计

### 1.1 设计目标

EAST 电场实时测量与分析系统设计的目的是为了可以测量在等离子体放电过程中, EAST 周围空间中任何一点的电场

变化。复杂的电场变化对硬件设备的稳定性要求很高, 再加上电场信号频率的复杂性, 这就要求硬件系统可实现的采样率能够采集到不同频段的电场信号, 高速的数据采集速率不仅对采集设备性能要求很高, 产生的大量数据, 对存储设备性能也是一个挑战, 这也成为了该系统设计的重点和难点。

### 1.2 硬件选型

整个硬件系统包括 NI 公司的基于 PXI 平台系列产品、用于电场测量的探头、HBM 公司的用于数据传输的光电隔离设备。以下对硬件进行详细介绍:

1) 暂态电场探头: 暂态电场探头用于测量瞬态电场状况的高精度传感器。可以将不同频率的电磁场信号转换成相应电压信号, 暂态电场探头的 AF 参数是在其研制过程中由不同频率的电场信号与对应的电压信号比值所标定的, 即可以测量 0~20 MHz 频率范围。

2) 光电隔离设备: 为了达到长距离无干扰的信号传输, 采用了 HBM 公司型号为 ISOBE5600 的光电隔离设备, 带宽为 25 MHz。

3) 采集与存储设备: 本系统的采集硬件用到 NI 的 PXIe 系列产品, 主要包括 PXIe-1082 机箱、PXIe-8135 控制器、PXIe-7966R 板卡、FlexRIO 5751 数字转换器设备<sup>[3]</sup>。

PXIe-8135 控制器运行上位机程序; PXIe-7966R 板卡运行 FPGA 程序, 直接读取 NI 5751 转换后的 AD 信号<sup>[4]</sup>, 通过 PXIe-1082 机箱背板总线传递给上位机; NI 5751 为灵活可配置的 I/O 模块, 16 个模拟通道, 14bit 的分辨率, 最大采

收稿日期: 2015-08-27; 修回日期: 2015-09-25。

基金项目: 国家磁约束核聚变能发展研究专项 (2014GB103000); 中国科学院等离子体物理研究所科学基金 (Y35ETY130B)。

作者简介: 马腾飞 (1990-), 男, 安徽合肥人, 硕士研究生, 主要从事计算机控制与数据采集方向的研究。

样率为 50 MHz；存储流盘 HDD—8265 设备参数为存储容量 24TB，读写速率 800 Mbps<sup>[5]</sup>。

### 1.3 硬件架构设计

本系统在设计过程中，考虑到复杂的电场变换对信号传输的干扰，电场信号在电场探头测得后，需经过光电转换，再进行高速采集。硬件系统结构的设计如图 1 所示，上下分别对应了硬件及其功能。

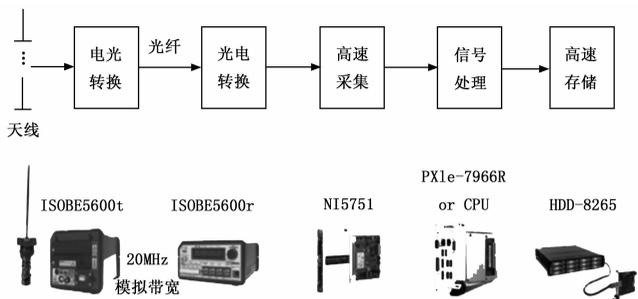


图 1 硬件系统结构

## 2 系统软件实现

本系统利用 NI LabVIEW 进行编程，整个实时测量系统软件设计分为两个部分，FPGA 程序和 Host 上位机程序。

### 2.1 FPGA 程序

FPGA 程序运行在数据采集卡 FPGA 模块上，是整个采集系统的核心部分，主要负责数据的采集与处理。如图 2 所示，按照程序的模块化设计思想，FPGA 核心程序按功能主要分为初始化配置模块、采集数据模块、Ping-Pong 操作模块、数据处理模块以及上传到 Host 上位机模块。下面将就其中主要的几个模块进行详细的分析。

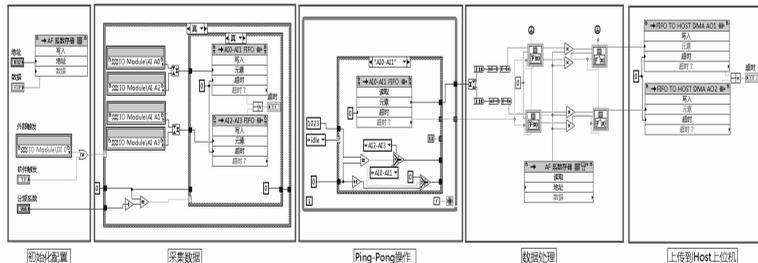


图 2 FPGA 核心程序框图

#### 2.1.1 采集初始化配置

FPGA VI 程序开始数据采集之前需先进行初始化设置，初始化设置主要包括以下几步：

1) AF 系数：天线系数 AF 在主机 VI 中拟合根据 FFT 点数 N 计算出变换用天线系数，通过 FIFO 由主机传给 FPGA VI，拟合也是程序设计的难点，详细请见 2.2.1 节。

2) 采样率：根据采集的原始信号设置合适的采样率，为使采集到的信号能够平滑地显示，采样率至少为原始信号的 2 倍，本系统采样率最大为 50 MHz。可以通到分频处理得到满足要求的采样率。

3) 触发方式：包括软件触发和硬件触发<sup>[6]</sup>。软件触发由上位机给出高电平信号触发。硬件触发由外部触发源给出信号，这样即可达到同步采集的效果。

#### 2.1.2 Ping-Pong 操作

由于每秒钟产生的数据量很大，对数据流的控制也是该系统设计的难点之一。本文采用 Ping-Pong 操作的设计思想应用于数据流控制，以四通道采集为例，四通道数据采集的 FPGA 核心程序如图 3 所示，本系统采用两个单周期定时循环，第一个循环中进行数据采集，并写入终端范围 FIFO 中，第二个循环进行数据处理，在第二个循环中创建一个状态机作为输入数据流选择单元，根据状态变换，从终端范围 FIFO 中连续读取数据，每读取 N 个（一帧）则进行一次 FFT 变换，变换的同时仍可读取下一帧，第二个循环的数据处理速度要高于第一个循环的数据采集速度，并且要保证其速度差能使得数据处理循环能处理所有数据采集循环采集的数据。

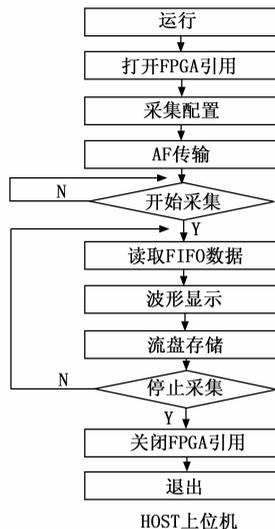


图 3 Host 上位机程序流程图

为了节省 FPGA 资源，本系统将四路采集数据连接为两路数据写入两个 FIFO 中——FIFO 0、FIFO 1，数据处理循环采用 60 MHz，FFT 点数为 1 024 个点，FPGA 板载时钟作为定时时钟源，对板载时钟源 50 MHz 做 4 分频<sup>[7]</sup>，这样数据采集速度可达到 12.5 MHz/s、FIFO 大小为 2 048 当 FIFO 0 中的数据达到 1 024 点时，读取第一帧，4 个通道为同步数据采集，FIFO 1 中的数据此时也为 1 024 个点；读完 1 024 个数据之后跳到 FIFO 1，此时 FIFO 1 中数据为 2 048 个，因为读数据的时候采集循环还在不断的写入数据，即开始读第二帧数据的时候，FIFO 0 中又写入了 1 024 个数据，此时 FIFO 1 的数据为 1 024 个点，当读取第三帧的时候又回到 FIFO 0，此时两个 FIFO 的状态和开始读取第一帧的时候完全一样，能够实现无间断连续处理。

#### 2.1.3 数据处理算法设计

对于电场中复杂的电磁信号而言，要想成功地达到还原电磁场信号的目的，必须对不同的频率信号进行还原。单极子电场探头的设计原理就是针对于不同频率信号而设计的，不同的信号频率对应着不同的天线系数。

数据处理算法的设计是将采集的时域信号转换成频域信号，将采集到的电压信号作 N 点的逐点快速傅里叶变换，得到 N 点的 FFT [X]。将各频率点上的值分别与对应已经拟合好的天线系数（AF 系数）相乘，即程序框图中的由上位机传

递的 AF 系数存储单元。这样新的一组 FFT [X] 即为真实的频域电场信号。对新的 FFT [X] 再做傅里叶逆变换, 即可达到还原时域电场信号的目的, 再通过两个 FIFO TO HOST DMA 通道传递给 Host 上位机程序进行实时显示与分析。

### 2.2 Host 上位机程序

Host 程序运行在 PXI 控制器上, 主要负责创建用户界面、提供人机接口、初始化参数设置、天线系数拟合、控制采集开始和停止等, 程序流程如图 3 所示, 下面将对程序设计模块的几个核心模块进行详细说明。

#### 2.2.1 天线系数拟合

天线系数拟合结果的好坏直接影响对电场信号还原的结果。天线系数拟合主要是对表 1 中标定的天线系数在 0 Hz~20 MHz 的全频域上拟合出一条最佳的曲线, 使其能够代表该单极子瞬态电场探头的天线系数随频率变换的规律, 能够求得任意频率点对应的天线系数值。在曲线拟合中不同的度量标准将导致不同的测量结果, 本文采用最小二乘法作为天线系数曲线的拟合方法。

表 1 天线系数

F/kHz	AF/(dB/m)	F/kHz	AF/(dB/m)	F/kHz	AF/(dB/m)
10	41.30	800	45.77	8 000	46.47
100	44.77	1 000	45.88	10 000	46.58
300	45.44	3 000	46.16	12 000	46.86
500	45.55	5 000	46.39	14 000	47.17
700	45.77	7 000	46.46	20 000	48.50

利用 Labview 提供的拟合函数 VI, 结合给定的天线系数的标定值, 我们采用广义多项式拟合, 拟合的结果如图 4 所示。根据系统采样率与 FFT 变换点数 N 之间的关系可知在频点 0、df、2df、...、上的天线系数 AF 值即为信号处理 FFT 变换中所需的单极子瞬态电场探头的 N 点 AF 值。

拟合的天线系数值个数与 FFT 变换的每帧数据个数相等, 将拟合的天线系数值存储到 AF 系数存储模块中, 供信号处理时使用。

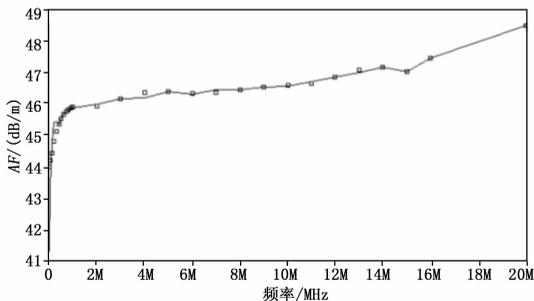


图 4 拟合结果

#### 2.2.2 数据存储

本系统高速数据流盘程序设计是基于 Labview 软件设计中的生产者/消费者模式, 如图 5 所示, 一个循环(生成者)从主机 FIFO 中读取采集数据, 并将其传递至一个队列结构, 在后台, Labview 为队列在 PC 内存中分配一个存储模块, 该存储模块被用作在两个循环间数据传递的临时存储 FIFO, 另一个循环(消费者)从队列结构中读取数据, 并将其以二进制文

件的形式写入到 RAID 磁盘阵列中, 在文件格式上, 我们采用二进制进行数据存储, 相比于其它格式, 二进制存储速率更快。在消费者循环将数据写入磁盘的同时, 生成者循环可以继续采集数据, 真正的实现并行工作, 使程序高效运行。

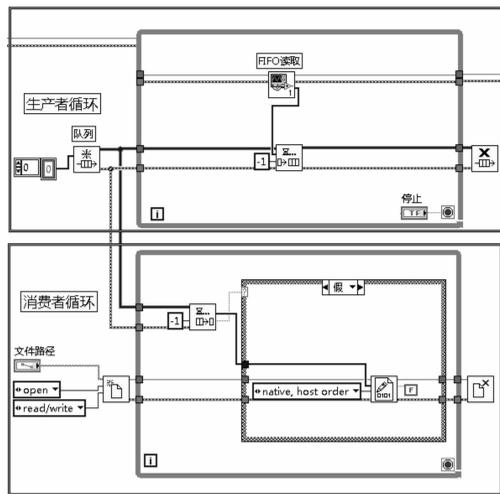


图 5 数据存储模式

## 3 实验测试结果

### 3.1 单通道测试结果分析

系统设置采样率为 50 MHz, 触发方式为软件触发。由信号发生器产生幅值为 ±0.5 V, 频率为 5 MHz 的正弦信号给到采集卡, 进行数据采集, 对应的 AF 系数为 46.39 dB/m, 相应的数值大约为 200 1/m, 采集和处理的结果如图 6 所示, 单周期电场信号为 10 个采样点, 幅值大约为 ±100 V/m, 测试结果基本满足系统设计的要求。

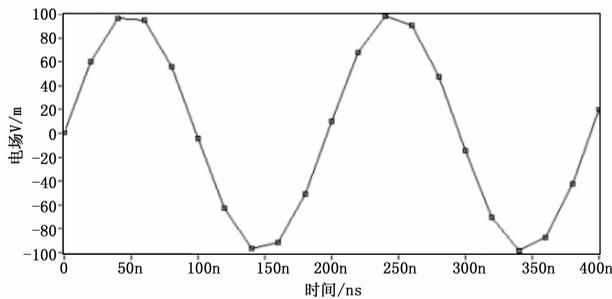


图 6 单通道测试结果

### 3.2 多通道测试结果分析

系统采样率设置为 12.5 MHz 进行同步数据采集, 触发设置为软件触发方式。由信号发生器给出 4 路正弦信号, 幅值都是 ±0.5 V, 频率分别为 1 MHz、700 kHz、500 kHz、100 kHz 作为信号源进行采集。查找表 1 可知相应频率对应的 AF 系数分别为 45.88 dB/m、45.77 dB/m、45.55 dB/m、44.77 dB/m, 转换成相应的数值分别是 200 1/m、194 1/m、188 1/m、174 1/m。再乘以信号的幅值, 转换的电场信号大小分别为 ±100 V/m、±97 V/m、±94 V/m、±87 V/m 左右。从图 7 可以看出对于不同频率信号, 在一个周期内采集到的点数是不同的, 信号没有出现丢点失真, 验证了 Ping-Pong 设计对数据流控制的正确性。不同频率信号乘以对应的 AF 系数所得到的信号幅值也是不同的。(下转第 278 页)