文章编号:1671-4598(2015)05-1721-03 DOI:10.16526/j.cnki.11—4762/tp.2015.05.081 中图分类号:TH274 文献标识码:A

基于二维细分技术的时栅信号处理系统设计

王淑娴[1],彭东林[1,2],高忠华[1,2],周金钢[1],刘世友[1]
(1.机械检测技术与装备教育部工程研究中心,重庆 400054;2.重庆理工大学 时栅传感器及先进检测技术重庆市重点实验室,重庆 400054)

摘要:为了提高时栅位移传感器的动态性能及测量精度,提出了一种基于FPGA和二维细分技术的时栅位移传感器信号处理系统;利用二维细分技术对插补脉冲进行倍频处理,降低了对插补脉冲频率的要求,通过倍频后的高频脉冲插补时栅感应信号和参考信号之间的相位差完成了时栅角位移的测量,提高测量精度;该系统在FPGA内基于NiosII软核完成数据的采集和处理,简化了系统,并加入自定义指令提高了数据处理效率;实验表明,采用该系统后,时栅位移传感器在960 MHz插补脉冲下测量误差峰峰值为±1.3″,实现了时栅的高精度角位移测量。

关键词:时栅位移传感器;信号处理;FPGA;二维细分

Design of Time Grating Sensor Processing System Based on Two-dimensional Subdivision

Wang Shuxian[1], Peng Donglin[1,2], Gao Zhonghua[1,2], Zhou Jingang[1], Liu Shiyou[1]
(1. Engineering Research Center of Mechanical Testing Technology and Equipment, Ministry of Education, Chongqing 400054, China; 2. Time Grating Sendor and Advanced Detection Technology The Key Laboratory of Chongqing City Chongqing University of Technology, Chongqing 400054, China)

Abstract: In order to improve the time grating displacement sensor singnal processing system stability and processing speed, A signal processing system of time grating based on digtial subdivision technology is proposed. Interpolation pulse is frequency doubling processing by two-dimensional subdivision technology; reduced interpolation pulse frequency. Through the doubled frequency of high frequency pulse interpolation completed the measured the phase dector between reference signal and induction signal , coarse and fine measurements, In the FPGA chip inside based on Nios II technology completed the function of date acquisition and processing. simplifies the system, and add a custom command to improve the effciency of data processing. It demonstrated that the error is ±1.3″, when the time grating measurement is worked under the 960 MHz interpolation pulse. High precision measurement of grating signals is realized.

Keywords: time grating; signal processing; FPGA; two-dimensional subdivision

0 引言

时栅是一种基于时空转换思想的新型位移传感器[1],把空间位移的测量转换为时间差的测量,因此时栅传感器的精度关键在于时间量的测量精度。并且,作为一种新型的智能位移传感器,时栅广泛的应用在数控机床等运动控制部件,这对时栅传感器动态测量的精度要求越来越高。但是,目前时栅插补脉冲的频率是80 MHz,由于受器件性能参数的影响,很难满足对插补脉冲频率较高的要求,存在时栅测量精度低,动态性差的问题。

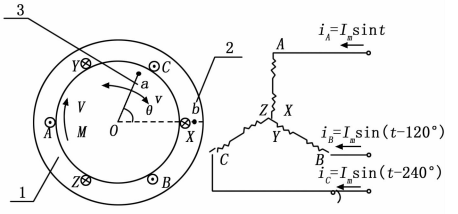
为了解决上述问题,本文研究了基于二维细分技术的时栅信号处理系统。利用FPGA的NiosII软核处理器完成信号的采集、数据的处理和传输等。通过二维细分技术对插补脉冲进行细分,达到较高的频率,减小时栅信号量的测量误差。实验表明,本系统提高了时栅位移传感器的动态性和实时性,达到高频精确测量的目的。

收稿日期:2014-10-20; **修回日期**:2015-01-09。
基金项目:国家自然科学基金(51127001);国家"863"计划(2012AA041200);重庆科委(kfB7003)重庆理工大学研究生创新基金(YCX2013206、YCX2014224)。
作者简介:王淑娴(1990-),女,山东济宁人,硕士研究生,主要从事智能检测与传感器技术方向的研究。

1 系统原理

1.1 时栅位移传感器工作原理

时栅传感器主要由定子、定测头b和动测头a组成,工作原理如图1。



1—定子 2—定测头b 3—动测头a

图1 时栅原理图

在定子槽内嵌线构成空间对称的三相绕组,工作时,在三相绕组中施加三相幅值相等,相位相差120°的对称激励电流。

$$\begin{aligned} i_A &= I_m\sin\omega t \\ i_B &= I_m\sin(\omega t-120°) \\ i_C &= I_m\sin(\omega t-240°) \end{aligned} \tag{1}$$

式中,I_m为激励电流幅值;ω为激励电流频率。

则在定子气隙中产生一个旋转磁场 M 以角速度 V 作旋转运动。检测磁场 M 的旋转运动扫描到定测头 b 和动测头 a 的时间差 ΔT 和定测头信号的周期 T。利用高频时钟脉冲进行插补得到 ΔT 和 T 的数字信号，送入微处理器，根据公式（2）计算处理得到当前测量到的角位移大小（单位为度）。

$$\theta = v\Delta T = (\frac{W}{T})\Delta T = (\frac{360^{\circ}}{T})\Delta T \qquad (2)$$

式中，θ 为角位移；v 为测头转速；ΔT 为时间差；T 为信号周期；W 为一个对极所对应的角位移量。

1.2 二维细分技术原理

根据时栅位移传感器的测量原理可知，对信号周期 T 和时间差 ΔT 的精密测量是信号处理系统的关键。本系统采用软件细分和硬件细分相结合的二维细分技术对插补脉冲信号倍频得到高频脉冲。然后，利用高频脉冲对周期信号 T 和相位差 ΔT 实现精密测量。

细分原理如图 2 所示，首先在 FPGA 内采用 VHDL 硬件描述语言实现硬件细分。

采用 80 MHz 时钟信号源通过内部锁相环 PLL 进行相应的 3 倍频后以 240 MHz 的频率分四路输出，四路信号相位分别相差 90°，这四路信号就相当于我们把四把“尺子”合成了一把“尺子”，从而把“尺子”两刻度间又进行 N 次均分，这样精度提高了 N 倍。

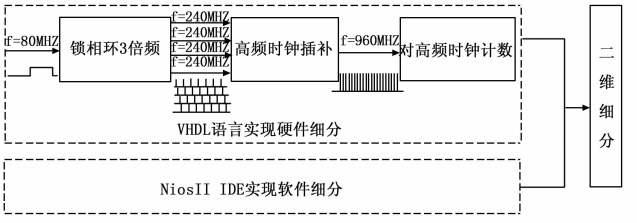


图 2 二维细分原理图

本系统通过四路高频时钟对动测头、定测头的相位差 ΔT 和周期 T 脉冲信号进行细分，然后用计数器对使高频脉冲计数。倍频后插补脉冲的频率提高到 960 MHz，相应的测量精度提高四倍。最后，在 NiosII 开发环境（IDE）中根据原理进行相应的软件程序设计实现软件细分。软件细分可以根据实际测量需要，灵活地改变细分的倍数。由上可知基于二维细分技术提高插补信号频率的控制方法具有易实现，测量精度高的特点，可以得到更精确的信号周期 T 和时间差 ΔT 的测量。

2 系统设计

系统方案原理框图由三相激励电源模块、信号调理模块、时间测量模块、运算分析模块及显示模块组成，如图 3 所示。

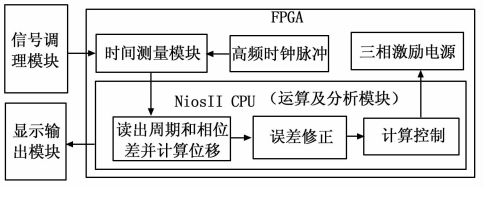


图 3 时栅信号处理信号系统框图

动测头和定测头感应到的微弱正弦信号经信号调理模块得到两路方波信号，这两路信号送入主控电路板的 FPGA 通过高频时钟脉冲插补技术模块和时间测量模块完成信号周期 T 和正向过零点的相位差 ΔT 的采集，然后采集到的数据送入 NiosII 处理器进行数据的处理与误差修正，处理后的结果通过显示模块进行显示。

2.1 信号调理模块

设计的信号调理模块包括信号采集放大电路、滤波电路、过零比较电路、光耦隔离电路等，如图 4 所示。

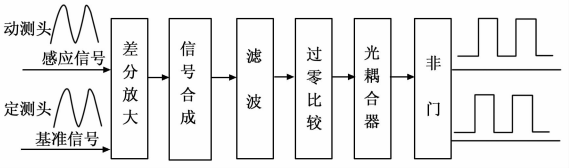


图 4 信号调理模块原理图

时栅传感器的动、定测头感应到的原始信号是比较微弱的正弦信号，因此需要高输入阻抗和高共模抑制比的前置放大电路。为了满足这一需求，我们采用了基于 3 块 OPA4277 组成的高精度、低漂移的仪用放大器对两侧头的信号量进行处理[2]。由于时栅传感器的原始信号中含有较大的干扰信号，所以采用基于 OPA228 的二阶低通滤波器来衰减干扰信号，放大有用信号，提高数据的稳定性。经放大滤波后得到的正弦信号输入阈值为零的电压比较电路整形为矩形信号，再经光电隔离后进入数字系统，进行数字化测量.

2.2 时间测量模块

时栅位移传感器的时间测量模块中选用可编程逻辑器件 FPGA 来实现，其中 CPU 选用 NoisII 软核处理器。经信号调理模块得到的两路方波信号进入 FPGA 完成 T 和 ΔT 的采集，然后将采集的数据送入 CPU 进行计算，最后通过接口电路将结果送入数码管显示或送入上位机，如图 5 所示。

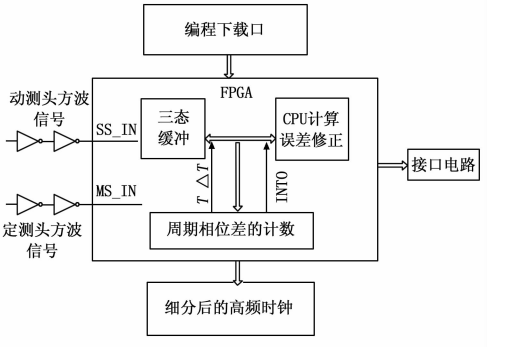


图 5 时间测量模块原理图

T_1、T_2 分别为动测头、定测头周期，ΔT 为动测头的转动过程中产生的相位差。本设计中采用定测头的周期 T_1 为 T。利用二维细分技术得到的高频时钟脉冲对两测头感应信号的上升沿之间进行插补，其插补脉冲的个数由两路计数器进行计数，采集到 T 和 ΔT 送入锁存器进行锁存，后立即产生触发中断[3]。当中断 INTO 信号脉冲下降沿到来时触发 NiosII 软核处理器读取计数器的值[4]。三态总线的缓冲电路主要用于解决 ΔT 和 T 共用数据数据线的问题[5]。根据在动测头转动过程中，整形后的动测头信号的相位将随之前后移动，而定测头的相位始终保持不变，与动测头的运动状态无关。因此，我们可

以通过公式（2）由微处理器 CPU 计算得到当前测量的角位移的大小。

2.3 显示模块

时栅传感器的角位移量 θ 经 FPGA 处理后在驱动芯片的驱动下送入数码管动态扫描式的显示。其中，驱动芯片采用的串行输出共阴极的集成化芯片 MAX7219。并借助 3－8 译码器把由 FPGA 接口输出的二进制数翻译为特定的数码管显示的字符。最终，数码管以度、分、秒的形式实时的显示当前测得的值。当然，在一个大的实验系统中也可以通过串口送入上位机。

3 软件设计

经过二维细分技术得到的时栅精确相位差和定测头周期的大小，然后在定制的 CPU 中对数据进行处理。本系统采用 FPGA 的 NoisII 软核处理器自定义指令功能实现软件设计，以提高数据处理的速度和精度[6]。如图 6 所示。

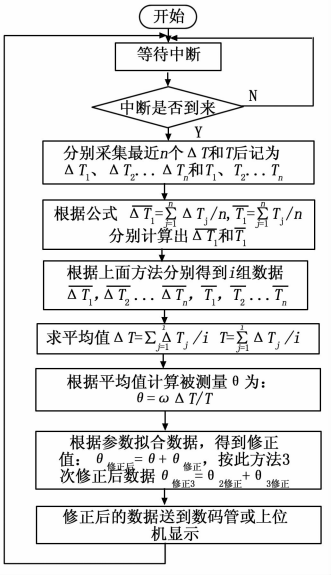


图 6　信号处理流程图

采集到动测头和定测头上升沿的时间差 ΔT 和定测头的周期 T 后，采集最近 n 个相位差 ΔT 和周期 T 数据，然后求平均值，按照同样的方法得到 i 组相位差 ΔT 和 T 的平均值，将这 i 组平均值再求平均，得到最终的相位差 ΔT 和 T，计算角位移 θ 后根据傅里叶基数谐波修正技术进行误差修正[7]，经多次修正处理后的数据处理后转化为度、分、秒的形式送入数码管或系统的上位机进行显示，同时清除中断标志进行下一次循环。

4 实验分析

为了检验设计的信号处理系统的性能，我们将信号处理电路板应用在搭建的实验样机上进行如下测试。

在实验装置中，采用精度为 $\pm1''$ 的海德汉 RON886 光栅作为标定器件和时栅同轴安装在转台上，利用本设计研制的信号处理电路板对时栅信号进行处理。用时栅的测量值减去光栅的测量值得到的就是时栅的误差值，误差值通过串口送入上位机进行实时显示的曲线。如图 8 所示的是插补脉冲为 80 MHz 的测量误差为 $\pm2.3''$，利用二维插补技术得到的 960 MHz 插补脉冲对非整数周期部分时间量的精确测量，测量误差峰峰值为

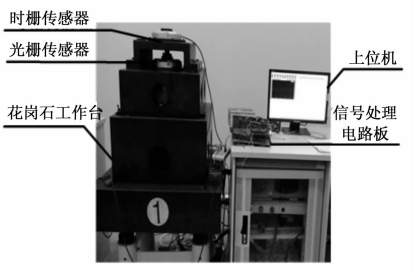


图 7　时栅传感器实验平台

$\pm1.3''$，提高了测量精度。

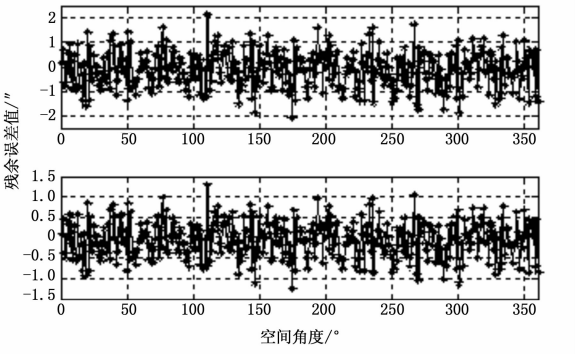


图 8　不同频率脉冲插补的误差曲线对比

5 结束语

通过采用二维细分技术，降低了对插补脉冲频率的要求，提高了信号测量的精度和分辨率；在资源丰富的 FPGA 上，大量采用 IP 复用完成信号的采集、数据的处理和结果显示等功能，简化了系统设计从而降低了功耗，提高了系统的稳定性；使用自定义指令提高了信号的处理速度，缩短了开发周期，降低了开发成本；实验表明，在 960 MHz 插补脉冲下测量误差峰峰值为 $\pm1.3''$。

参考文献：

[1] 孙世政，高忠华，陈锡侯，等．时栅位移传感器的误差分离与补偿方法研究．[J] 自动化仪表，2012（1）：15－17.

[2] 张　瑜，张升伟．基于铂电阻传感器的高精度温度检测系统设计[J]．传感技术学报，2010，23（3）：311－314.

[3] 陈锡侯，陈　涛，彭东林，等．基于 ARM 和 FPGA 的三维精密定位系统 [J]．仪表技术与传感器，2011（5）：59－62.

[4] 胡志海，王德君，赵巧云，等．基于 SOPC 的便携式智能图像采集系统设计 [J]．仪器仪表学报，2010，31（2）：371－376.

[5] Altera Corporation. Avalon Bus Specification Reference Manual [EB/OL]. http://www.altera.com，2009.

[6] 郑方燕，王宝珠．基于 SOPC 的时栅位移传感器信号处理系统设计 [J]．传感器技术学报，2012，10（10）：1429－1432.

[7] 尚媛园，杨新华，徐达维，等．基于 SOPC 技术的高速图像采集控制系统的设计与研究 [J]．传感技术学报，2011，24（6）：864－869.

[8] 冯济琴，谢启河．基于 FPGA 的时栅传感器信号处理系统设计 [J]．仪表技术与传感器，2013（6）：11－13.